

(19) THE KOREAN INDUSTRIAL PROPERTY OFFICE (KR)

(12) PATENT APPLICATION PUBLISHED (A)

(51) ° int. Cl.
H04B 1/69

(11) Publication Number: P2001-0107339
(12) Publication Date: 07 December 2001(07.12.2001)

(21) Application No.: 10-2000-0028775

(22) Application Date: 23 May 2000 (23.05.2000)

(71) APPLICANT: Samsung Electronics Co., Ltd. Jong-Yong YOON
416, Maetan-3dong, Paldal-gu, Suwon-shi, Kyungki-do,
Republic of Korea

(72) INVENTOR: Sung-Il PARK
Sulark Apt. #859-2206, Sanbon-dong, Kunpo-shi, Kyungki-do,
Republic of Korea

Hyun-Woo LEE
Tecksan Apt. #806-901, Kwonson-dong, Kwonson-shi,
Kyungki-do, Republic of Korea

Ho-Kyu CHOI
Shinbanpo27cha #351-601, 56-2, Chamwon-dong, Seocho-gu,
Seoul, Republic of Korea

(74) AGENT: Keon-Joo LEE

(54) TITLE OF INVENTION: APPARATUS AND METHOD FOR INTERMITTENTLY
TRANSMITTING/RECEIVING OF CONTROL CHANNEL SIGNAL IN CDMA
COMMUNICATION SYSTEM.

[ABSTRACT]

The present invention relates to apparatus and method for intermittently or discontinuously transmitting/receiving a channel in the case that there is no data to be transmitted during a predetermined period in a mobile communication system. In the case that each of upward and downward links has not a user data for transmitting during a predetermined period, there is a method for intermittently transmitting control channels of upward and downward links and a method for intermittently transmitting control channel of one specific links. Also, in the case that there is no user data to be transmitted during a

user data for transmitting during a predetermined period in the downward link, there is a method for intermittently transmitting the downward channels. A user element and a Node B transmit intermittently with intermittent transmission pattern, respectively. Furthermore, the user element or the Node B measures status of the receiving signal as receiving a signal transmitted from the other side, and then transmits the signal for controlling the transmission power of the other side to the signal to be transmitted by oneself. The control channel signal of the downward link is transmitted according to intermittent transmitting pattern of a downward link corresponding to the intermittent transmission pattern of an upward link. The intermittent transmission pattern of the downward link is the same as that of the upward link, where time off set exists between them. The intermittent transmission pattern of the upward link can control a power control bit and TFCI of next slot adjacent to pilot symbol of a slot. When the control channel signal is intermittently transmitted, the control channel signal is transmitted in a unit being the same length as slot unit or different.

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. 6	(11) 공개번호	특2001-0107339
H04B 1 /69	(43) 공개일자	2001년 12월 07일

(21) 출원번호 10-2000-0028775

(22) 출원일자 2000년 05월 23일

(71) 출원인 삼성전자 주식회사 윤종용

(72) 발명자 경기 수원시 팔달구 매탄3동 416
박성일

경기도군포시산본동설악아파트859동2206호

이현우

경기도수원시권선구권선동택산아파트806동901호

최호규

서울특별시서초구잠원동56-2신반포27차351-603

(74) 대리인 이견주

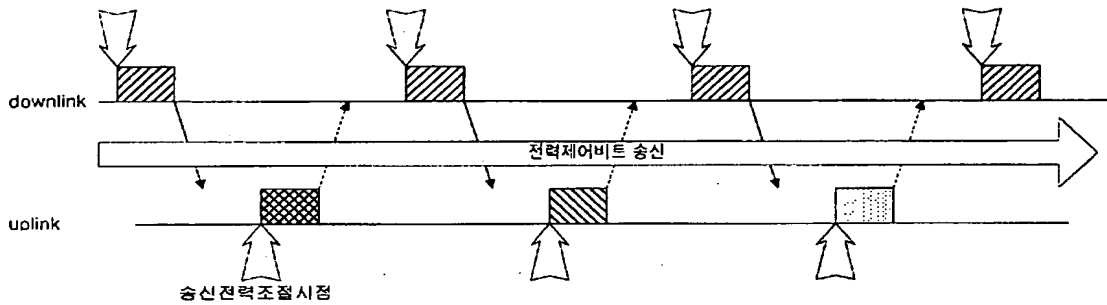
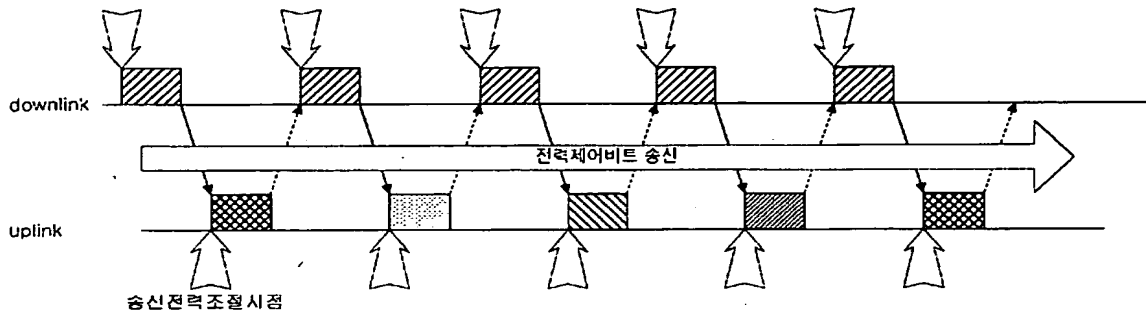
심사청구 : 없음

(54) 부호분할다중접속 통신시스템의 제어채널신호를단속적으로 송수신하는 장치 및 방법

요약

부호분할다중접속(CDMA) 방식의 이동 통신시스템에서 일정기간 전송할 데이터가 없는 경우 제어채널(DPCCH)의 전송을 단속적 또는 불연속적으로 송수신하는 장치 및 방법이 개시되어 있다. 제어채널을 단속적 송신하는 방법으로 상향링크와 하향링크가 각각 일정기간 동안 전송할 사용자 데이터가 일정기간 없는 경우에 상향링크 및 하향링크의 제어채널들을 각각 단속적 송신하는 방법과, 어느 하나의 링크의 제어채널만 단속적 송신하는 방법이 있다. 또한, 상향링크에서 전송할 사용자 데이터가 일정기간 없는 경우 상향링크의 제어채널을 단속적 송신을 하거나, 하향링크의 사용자 데이터가 일정기간 없는 경우 하향 링크의 제어채널을 단속적 송신하는 방법이 있다. 사용자 단말과 기지국장치는 각각 단속적 송신 패턴을 가지고 단속적 송신을 하며 사용자 단말 또는 기지국장치는 상대방으로부터 전송되어오는 신호를 수신하여 수신신호의 상태를 측정하여 자신이 전송할 신호에 상대방의 송신전력을 조절하는 신호를 전송한다. 상향링크 단속적 송신패턴에 대응하는 하향링크 단속적 송신패턴에 따라 하향링크 제어채널 신호를 송신한다. 상기 하향링크 단속적 송신패턴은 상기 상향링크 단속적 송신패턴과 동일하며, 이들 사이에는 시간 오프셋이 있다. 상기 상향링크 단속적 송신패턴은 각 프레임내의 어느 한 슬롯의 파일럿심볼과, 인접하는 다음 슬롯의 전송포맷조합인덱스(TFCI) 및 전력제어비트를 단속할 수 있다. 단속적 송신시에 제어채널 신호를 슬롯단위와 동일한 길이의 단위 또는 다른 단위로 송신한다.

대표도



명세서

도면의 간단한 설명

도 1a는 종래의 패킷데이터 서비스를 위한 상태 천이도.

도 1b는 종래의 DCH/DCH상태내의 사용자데이터 활성부상태와 제어유지부상태간의 천이도.

도 2a는 순방향 DPDCH와 DPCCH의 슬롯 구성도

도 2b는 역방향 DPDCH와 DPCCH의 슬롯 구성도

도 3a는 종래의 기지국 송신장치의 간략한 구성도.

도 3b는 종래의 이동국 송신장치의 간략한 구성도.

도 4a는 본 발명의 일 실시 예에 의한 기지국 송신장치의 구성도.

도 4b는 본 발명의 일 실시 예에 의한 이동국 송신장치의 구성도.

도 4c는 본 발명의 다른 실시 예에 따른 단속 위치 선정기를 적용한 기지국 송신장치의 구성도.

도 4d는 본 발명의 다른 실시 예에 따른 단속 위치 선정기를 적용한 이동국 송신장치의 구성도.

도 5a는 종래 제어유지 부상태에서의 역방향 DPDCH 전송이 중단된 경우의 순방향 DPCCH 및 역방향 DPCCH 신호 송신도.

도 5b는 종래 제어유지 부상태에서의 순방향 DPDCH의 전송이 중단된 경우의 순방향 DPCCH 및 역방향 DPCCH 신호 송신도.

도 6a는 본 발명의 제어유지 부상태에서 역방향 DPCCH의 규칙적 혹은 단속적 송신 패턴에 따른 신호 송신도.

도 6b는 본 발명의 제어유지 부상태에서 역방향 DPCCH의 규칙적 혹은 단속적 송신 패턴에 따른 또 다른 신호 송신도.

도 7a는 본 발명의 제어유지 부상태에서 역방향 DPCCH를 단속적 송신을 하는 동안 역방향 DPDCH 메시지가 발생시 신호 송신도.

도 7b는 본 발명의 제어유지 부상태에서 역방향 DPCCH를 단속적 송신을 하는 동안 역방향 DPDCH 메시지가 발생시 또 다른 신호 송신도.

도 8a는 순방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시한 도면.

도 8b는 역방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시한 또 다른 도면.

도 8c는 순방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시한 또 다른 도면.

도 8d는 역방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시한 또 다른 도면.

도 9a는 순방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시한 도면(순방향 DPCCH 단속적 송신).

도 9b는 역방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시한 또 다른 도면(순방향 DPCCH 단속적 송신).

도 10a는 본 발명의 다른 실시 예에 의한 기지국 송신장치의 구성도.

도 10b는 본 발명의 다른 실시 예에 의한 이동국 송신장치의 구성도.

도 11a는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제1실시 예에 따른 신호 송신도.

도 11b는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제2실시 예에 따른 신호 송신도.

도 11c는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제3실시 예에 따른 신호 송신도.

도 11d는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제4실시 예에 따른 신호 송신도.

도 11e는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제5실시 예에 따른 신호 송신도.

도 12a는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제6실시 예에 따른 신호 송신도.

도 12b는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제7실시 예에 따른 신호 송신도.

도 12c는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제8실시 예에 따른 신호 송신도.

도 12d는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제9 실시 예에 따른 신호 송신도.

도 13a는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신시 위치 선정 비트를 결정하는 제1 실시 예에 따른 개념도.

도 13b는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신시 위치 선정 비트를 결정하는 제2 실시 예에 따른 개념도.

도 13c는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신시 위치 선정 비트를 결정하는 제3 실시 예에 따른 개념도.

도 13d는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신시 위치 선정 비트를 결정하는 제4 실시 예에 따른 개념도.

도 14a는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제11 실시 예에 따른 신호 송신도.

도 14b는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제12 실시 예에 따른 신호 송신도.

도 14c는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제13 실시 예에 따른 신호 송신도.

도 14d는 본 발명의 순방향 및 역방향 DPCCH의 단속 송신에 대한 제14 실시 예에 따른 신호 송신도.

도 15a는 역방향 스크램블링 코드로부터 단속 송신 패턴을 발생하는데 필요한 일부 시퀀스를 추출하는 방법을 도시하는 도면

도 15b는 고정된 시퀀스로부터 단속 송신 패턴을 발생하는데 필요한 n비트 시퀀스를 추출하는 방법을 도시하는 도면

도 16은 도 15a의 역방향 스크램블링 코드, 또는 도 15b의 고정된 시퀀스를 CFN과 함께 사용하여 상기의 전력 제어군 단속 위치를 선정하는 단속위치선정기의 구성을 도시하는 도면

도 17a는 상향링크와 하향링크에서 $1/3$ rate gating이 적용될 때의 전력제어 시간관계를 그린 도면

도 17b는 상향링크와 하향링크에서 $1/5$ rate gating이 적용될 때의 전력제어 시간관계를 그린 도면

도 18a는 하향링크에서만 $1/3$ rate gating이 적용될 때의 전력제어 시간관계를 그린 도면

도 18b는 하향링크에서만 $1/5$ rate gating이 적용될 때의 전력제어 시간관계를 그린 도면

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 부호분할다중접속(Code Division Multiple Access : 이하 CDMA라 칭한다.) 방식의 이동 통신시스템에서 데이터 채널이 할당되어 데이터 송신을 하는중 일전기간 동안 전송한 데이터가 없는 경우 상기 데이터 채널과 쌍으로 할당된 제어채널의 신호를 단속적으로 전송하고, 다시 전송할 데이터가 발생하면 상기 데이터 전송과 함께 상기 제어채널 신호를 단속적 송신 없이 연속적으로 전송하는 것에 관한 것이다. 종래 CDMA 방식의 이동통신 시스템은 음성 위주의 서비스를 제공해 왔으나 점차 음성뿐만 아니라 고속의 데이터 전송이 가능한 IMT-2000 규격으로 발전하기에 이르렀다. 상기 IMT-2000

규격에서는 고품질의 음성, 동화상, 인터넷 검색 등의 서비스가 가능하다.

상기 이동통신 시스템에서 수행되는 데이터 통신의 특성은 데이터의 발생이 순간에 집중적으로 이루어지고, 상대적으로 데이터의 전송이 일어나지 않는 상태가 오래되도록 지속되는 휴지기간이 빈번하게 발생된다. 따라서 차세대 이동 통신 시스템에서는 데이터 통신 서비스시 트래픽 데이터 전송이 이루어지는 동안에는 데이터채널(Data Channel)로 트래픽 데이터를 전송하고 이때 상기 데이터 신호와 쌍(직렬 또는 병렬)으로 제어채널 신호가 전송된다. 기지국 또는 이동국이 전송할 트래픽 데이터가 없는 경우에도 일정시간동안 상기 제어채널신호를 연속적으로 전송하는 방식이 이용되고 있다. 즉, 제한된 무선 자원, 기지국 용량, 이동국의 전력 소모, 간섭 등을 고려하지 않고 실제 데이터가 전송되는 동안에는 상기 데이터 채널로 트래픽 데이터를 전송하고, 전송할 트래픽 데이터가 없는 동안에도 기지국과 이동국 사이의 제어채널 신호를 연속적으로 전송 하여 전송할 트래픽 데이터가 다시 발생시 동기재획득 등으로 인하여 발생하는 시간지연을 최소화한다. 그리고 전송할 데이터가 일정 시간이상 없으면 상기 데이터 채널 및 제어채널을 해제하므로 다시 전송할 데이터가 발생하면 새로 채널을 설정하므로 채널설정을 위한 시간 지연 및 신호전송으로 인한 단말의 전력손실 및 간섭이 증가하게 된다.

음성뿐만 아니라 패킷과 같은 데이터 서비스에서는 채널의 할당상황이나 상태정보의 유무에 따라 여러 가지 상태를 정의하고 있다.

셀연결상태, 사용자 데이터 활성화부상태 (Radio Bearer Activated Mode) 및 제어유지부상태 등에 대한 상태전이도는 3GPP RAN TS S2 시리즈(S2.03, 99.04) 문서에 잘 나타나 있다.

도 1a는 종래의 이동통신 시스템의 셀연결 상태(Cell Connected State)내에서의 상태전이(State Transition)를 도시하고 있다. 상기 도 1a를 참조하면, 셀연결 상태에서의 상태는 도시한 바와 같이 PCH(Paging Channel)상태, RACH(Random Access Channel)/DSCH(Downlink Shared Channel)상태, RACH(Random Access Channel)/FACH(Forward link Access Channel) 상태, DCH(Dedicated Channel)/DCH, DCH/DCH+DSCH, DCH/DSCH+DSCH Ctrl(Control Channel) 등으로 구성된다.

도 1b는 상기 DCH/DCH, DCH/DCH+DSCH, DCH/DSCH+DSCH Ctrl 상태내의 사용자 데이터 활성화 부상태 및 제어유지 부상태(Radio Bearer Suspended Mode)를 도시하고 있다. 본 발명은 상기의 상태 중에서 DC/DCH 제어유지 부상태와 같이 일정기간 전송할 사용자 데이터가 일정기간동안 없는 동안에 제어채널의 신호를 간헐적으로 송신하는 방법 및 장치에 관한 것이다. 상기 제어유지 부상태의 존재 유무에 상관없이 본 발명은 사용자 데이터가 일정기간 동안 없는 경우에 제어채널의 신호를 간헐적으로 송신한다.

인터넷 액세스 및 파일 다운로드와 같은 패킷 데이터 서비스의 예를 들어보면 데이터의 전송이 간헐적으로 일어나는 경우가 많다. 따라서 어느 정도의 패킷 데이터들을 전송하고 나서 다음 패킷 데이터들을 전송할 때까지 데이터를 전송하지 않는 기간이 생기게 된다. 이 기간에 종래의 방식을 사용하면 데이터채널(Data Channel)을 해제하거나 데이터채널을 그대로 유지해야 한다. 상기 전용데이터채널을 해제하면 다시 접속하는데 시간이 상당히 많이 소요되어 해당 서비스를 실시간으로 제공할 수가 없고 채널을 그대로 유지하면 채널의 낭비를 초래하게 된다. 기지국에서 이동국측으로의 하향링크(순방향)에는 다음과 같은 물리채널이 있다(하기의 설명에 있어서 본 발명의 범위를 벗어나는 기타 물리채널들에 대한 설명은 생략하기로 한다). 동기획득 및 채널추정을 위한 파일럿심볼 등이 포함되어있는 제어채널(Dedicated Physical Control Channel, 이하 DPCC라 칭한다)과, 특정 이동국과 트래픽 데이터를 통신하는 전용데이터채널(Dedicated Physical Data Channel, 이하 DPDC라 칭한다)등이 있다. 상기 순방향 DPDC는 트래픽데이터로 구성되고, 순방향 DPCC는 전송포맷조합 표시(Transport Format Combination Indicator, 이하 TFCI라 칭한다), 전력제어비트(Transmit Power Control, 이하 TPC라 칭한다), 파일럿심볼 등이 하나의 슬롯에 포함되며, 하나의 슬롯내에 시간적으로 멀티플렉싱이 되어있다.

참고적으로, 본 명세서에서는 프레임 길이가 10 msec이고, 한 프레임 내에 16개의 슬롯이 존재하는 경우, 즉 하나의 슬롯의 길이가 0.625 msec인 경우에 관하여 설명될 것이다. 또한 프레임 길이가 10 msec이고, 한 프레임 내에 전력제어군(Power Control Group)이 15개 존재하는 경우; 즉 전력제어군의 길이가 0.667 msec인 경우에 관하여도 설명될 것이다. 하기의 설명에 있어서 전력제어군(0.625ms 또는 0.667 msec)과 슬롯단위(0.625ms 또는 0.667 msec)는 동일한 시간간격을 가지는 것으로 가정한다. 상기 전력제어군(또는 슬롯)은 파일럿 심볼, 트래픽 데이터, 레이트정보, 전력제어명령비트 등으로 구성된다. 상기의 값은 본 발명의 설명을 위하여 선택된 값일 뿐 필수적인 요소는 아니다.

도 2a는 상기 순방향 DPDCH와 DPCCH가 구성되어 있는 슬롯(Slot) 구조를 도시한 도면이다. 상기 도 2a에서 SF(Spreading Factor)는 확산계수를 나타낸다. 상기 도 2a에서 DPDCH는 트래픽데이터1(Data1)과 트래픽데이터2(Data2)로 구분이 되어 있으나, 트래픽데이터의 종류에 따라서 트래픽데이터1이 존재하지 않고 트래픽데이터2만 존재할 수도 있다. 상기 도 2a에서 DPCCH의 구조는 TFCI, TPC, PILOT의 순으로 구성된다.

하기 표 1은 순방향 DPDCH/DPCCH필드를 구성하는 심볼들에 대한 예를 도시한 것으로, 데이터의 전송속도 및 확산계수 등에 따라 한 슬롯 내의 TPC, TFCI, Pilot 비트들의 개수가 변할 수 있다.

한편, 이동국에서 기지국으로의 역방향 DPDCH와 DPCCH는 순방향 DPDCH와 DPCCH와는 달리 채널구분 코드에 의하여 구분이 되어있다.

도 2b는 상기 역방향 DPDCH와 DPCCH가 구성되어 있는 슬롯구조를 도시한 도면이다. 상기 도 2b에서 트래픽데이터의 종류나 송신안테나 다이버시티와 같이 서비스옵션이나 핸드오버와 같은 상황에 따라 슬롯내의 TFCI, TPC, Pilot 비트들의 개수가 변할 수 있다. 하기 표2 및 표 3은 역방향 DPDCH필드와 역방향 DPCCH필드를 구성하는 심볼들에 대한 예를 도시한 것이다.

[표 1]

순방향 DPDCH/DPCCH 필드

Channel Bit Rate (kbps)	Channel Symbol Rate (ksps)	SF	Bits/Frame			Bits/Slot	DPDCH Bits/Slot		DPCCH Bits/Slot		
			DPDCH	DPCCH	TOT		N _{data1}	N _{data2}	N _{TFCI}	N _{TPC}	N _{pilot}
16	8	512	64	96	160	10	2	2	0	2	4
16	8	512	32	128	160	10	0	2	2	2	4
32	16	256	160	160	320	20	2	8	0	2	8
32	16	256	128	192	320	20	0	8	2	2	8
64	32	128	480	160	640	40	6	24	0	2	8
64	32	128	448	192	640	40	4	24	2	2	8
128	64	64	1120	160	1280	80	14	56	0	2	8
128	64	64	992	288	1280	80	6	56	8	2	8
256	128	32	2400	160	2560	160	30	120	0	2	8
256	128	32	2272	288	2560	160	22	120	8	2	8
512	256	16	4832	288	5120	320	62	240	0	2	16
512	256	16	4704	416	5120	320	54	240	8	2	16
1024	512	8	9952	288	10240	640	126	496	0	2	16
1024	512	8	9824	416	10240	640	118	496	8	2	16
2048	1024	4	20192	288	20480	1280	254	1008	0	2	16
2048	1024	4	20064	416	20480	1280	246	1008	8	2	16

[표 2]

역방향 DPDCH 필드

Channel Bit Rate (kbps)	Channel Symbol Rate (ksps)	SF	Bits/Frame	Bits/Slot	N _{data}
16	16	256	160	10	10
32	32	128	320	20	20
64	64	64	640	40	40
128	128	32	1280	80	80
256	256	16	2560	160	160
512	512	8	5120	320	320
1024	1024	4	10240	640	640

[표 3]

역방향 DPCCH 필드

Channel Bit Rate(kbps)	Channel Symbol Rate(ksps)	SF	Bits/Frame	Bits/Slot	N _{pilot}	N _{TPC}	N _{TFCI}	N _{FBI}
16	16	256	160	10	6	2	2	0
16	16	256	160	10	8	2	0	0
16	16	256	160	10	5	2	2	1
16	16	256	160	10	7	2	0	1
16	16	256	160	10	6	2	0	2
16	16	256	160	10	5	1	2	2

상기 표1, 표2 및 표3에서는 트래픽채널인 DPDCH가 하나인 경우를 고려하여 나타낸 것이며 서비스에 따라 제2, 제3, 제4 DPDCH가 존재할 수 있으며, 순방향 및 역방향 DPDCH에 관계없이 DPDCH가 여러 개 존재할 수 있다.

종래 기술에 의한 하드웨어 구성도는 다음과 같다. 이하 본 발명의 기지국 송신기 및 이동국 송신기의 설명에 있어서 트래픽채널인 DPDCH가 세 개 존재하는 경우를 예로 들어 설명하지만, 상기 DPDCH의 개수는 적어도 하나 이상이며 개수에 제한을 받지 않는다.

도 3a는 종래의 기지국 송신기의 간략한 구성을 도시하고 있다.

상기 도3a를 참조하면, 급셈기 111, 121, 131, 132는 채널부호화 및 인터리빙을 수행한 DPCCH 및 DPDCH 신호발생기 101, 102, 103, 104의 출력에 이득계수 G_1 , G_2 , G_3 , G_4 를 곱하기 위한 장치이다. 상기 이득계수는 G_1 , G_2 , G_3 , G_4 는 서비스 종류나 핸드오버 상황 등과 같은 경우와 같이 상황에 따라 각기 다른 값을 가질 수도 있다. 멀티플렉서 112는 DPCCH와 DPDCH를 시간적으로 멀티플렉싱하여 상기 도 2a와 같은 슬롯구조를 가지도록 한다. 제1 /P 113는 직병렬변환기로서 상기 멀티플렉서 112의 출력을 I채널과 Q채널로 분배하기 위한 장치이다. 제2 /P 133과 제3 S/P 134는 DPDCH₁ 및 DPDCH₂를 직병렬 변환하여 I채널과 Q채널로 분배하기 위한 장치이다. 상기 직병렬변환된 출력은 급셈기 114, 122, 135, 136, 137, 138에서

상기 출력을 확산 및 채널구분 하기 위하여 채널구분코드(Channelisation code) C_{c1} , C_{c2} , C_{c3} 와 곱해진다. 상기 채널구분 코드는 직교부호가 사용된다. 상기 곱셈기 114, 122, 135, 136, 137, 138에서 채널구분코드와 곱해진 출력은 제1합산기 115와 제2 합산기 123에서 합산되어 I채널과 Q채널 신호를 생성한다. I채널 신호는 제1 합산기 115에서 합산되어 출력된다. Q채널 신호를 합산하는 제2 합산기 123의 출력은 위상천이기 124에서 90도 위상이 바뀐다. 합산기 116은 제1 합산기 115의 출력과 위상천이기 124의 출력을 합산하여 복소신호 $I+jQ$ 신호를 생성한다. 곱셈기 117은 상기 복소신호를 각 기지국별로 할당된 PN시퀀스(C_{crms})에 의하여 복소 스크램블링되며, 신호변환기 118에서는 상기 복소 스크램블링된 신호를 I채널 및 Q채널로 분배한다. 상기 제4 S/P 118의 출력은 I채널 및 Q채널별로 저역여파기 119와 125를 통과하여 대역폭이 제한된 신호가 생성된다. 상기 여파기의 출력 신호는 곱셈기 120과 126에서 반송파와 곱해져서 고주파대역으로 천이되며, 합산기 127은 I채널과 Q채널의 신호를 합하여 출력한다.

도 3b는 종래의 이동국 송신기의 간략한 구성을 도시하고 있다.

상기 도3b를 참조하면, 곱셈기 211, 221, 223, 225는 채널부호화 및 인터리빙을 수행한 DPCCH 및 DPDCH 신호발생기 201, 202, 203, 204의 출력에 확산 및 채널구분 하기 위하여 채널구분코드(Channelisation code) C_{c1} , C_{c2} , C_{c3} , C_{c4} 와 곱하기 위한 장치이다. 상기 채널구분코드는 직교부호가 사용된다. 채널구분코드와 곱해진 상기 곱셈기의 출력은 곱셈기 212, 222, 224, 226에서 이득계수 G_1 , G_2 , G_3 , G_4 와 곱해진다. 상기 이득계수는 G_1 , G_2 , G_3 , G_4 는 각기 다른 값을 가질 수도 있다. 상기 곱셈기 212, 222의 출력은 제1 합산기 213에서 합산되어 I채널신호로 출력되고, 곱셈기 224, 226의 출력은 제2 합산기 227에서 합산되어 Q채널신호로 출력이 되며, Q채널신호인 제2 합산기 227의 출력은 위상천이기 228에서 90도 위상이 바뀐다. 합산기 214는 제1 합산기 213의 출력과 위상천이기 228의 출력을 합산하여 복소신호 $I+jQ$ 신호를 생성한다. 곱셈기 215는 상기 복소신호를 각 기지국별로 할당된 PN시퀀스(C_{crms})에 의하여 복소 스크램블링하며, 신호변환기 S/P 229에서는 상기 스크램블링된 신호를 I채널 및 Q채널로 분배한다. 상기 S/P 229의 출력은 I채널 및 Q채널별로 저역여파기 216와 230을 통과하여 대역폭이 제한된 신호가 생성된다. 상기 저역여파기 216, 230의 출력 신호는 곱셈기 217과 231에서 반송파와 곱해져서 고주파대역으로 천이되며, 합산기 218은 I채널과 Q채널의 신호를 합하여 출력한다.

종래 기술에 의한 기지국 및 이동국의 송신 신호 구성도는 다음과 같다.

도 5a는 종래의 방식에 의한 역방향 DPDCH의 전송이 중지되는 경우 제어유지 부상태에서의 순방향 DPCCH 및 역방향 DPCCH 신호 송신도이다.

도 5b는 종래의 방식에 의한 순방향 DPDCH의 전송이 중지되는 경우 제어유지 부상태에서의 순방향 DPCCH 및 역방향 DPCCH 신호 송신도이다.

상기 도 5a와 도 5b에 도시한 바와 같이, 이동국은 기지국에서의 재동기 획득과정을 회피하기 위하여 제어유지 부상태에서 연속적으로 역방향 DPCCH를 송신한다. 제어유지 부상태에서 오랜 시간동안 전송할 트래픽 데이터가 없을 경우에 기지국과 이동국이 알맞은 연결해제상태(Radio Resource Control Connection Released state)로 천이하면, 상기 역방향 DPCCH는 송신이 중단되지만 천이되기 전까지 이동국이 DPDCH를 통하여 파일럿심볼과 전력제어비트를 송신하기 때문에 역방향 링크의 간섭을 증가시킨다. 상기 역방향 링크 간섭증가는 역방향 링크의 용량을 감소시킨다.

상기의 종래의 방식에 의한 역방향 DPCCH의 연속적인 송신은 기지국에서의 동기 재포착 과정을 회피할 수 있다는 점에서는 유리하지만, 앞에서도 언급한 것처럼 역방향 링크에 간섭을 증가시킴으로 인하여 역방향 링크의 용량을 감소시킨다. 더불어 순방향 링크에서 연속적인 역방향 전력제어비트를 보냄으로 인하여 순방향 링크의 간섭 증가 및 용량 감소를 초래한다. 상기의 기지국에서의 동기 재포착 과정에 소비되는 시간을 최소화함과 동시에 역방향 DPCCH의 송신에 의한 간섭증가, 순방향 링크로의 역방향 전력제어비트 송신에 의한 간섭 증가를 최소화할 필요가 있다.

따라서 본 발명의 목적은 이동 통신시스템에서 전송할 데이터가 일정기간 없는 때에 채널을 해제함으로써 다시 전송할 데이터가 발생하면 동기 재포착 과정에 소비되는 시간을 최소화함과 동시에 제어채널의 유지함으로써 DPCCH 채널의 신호의 송신에 의한 간섭 증가를 최소화할 수 있는 통신 장치 및 방법을 제공함에 있다.

본 발명의 다른 목적은 이동 통신시스템에서 실제 슬롯 시간 단위와 동일한 단속 송신 시간 단위 또는 다른 단속 송신단위로 전용제어채널 신호를 단속하는 장치 및 방법을 제공함에 있다.

본 발명의 또 다른 목적은 이동 통신시스템에서 각 프레임의 마지막 슬롯에 전력제어비트를 위치시켜 다음 프레임의 첫 번째 슬롯의 전력을 제어하는 장치 및 방법을 제공함에 있다.

본 발명의 또 다른 목적은 이동 통신시스템에서 불규칙한 패턴으로 제어채널 신호를 단속하는 장치 및 방법을 제공함에 있다.

본 발명의 또 다른 목적은 상향링크의 제어채널신호를 단속하고 하향링크의 제어채널신호를 단속하지 않거나, 하향링크의 제어채널신호를 단속하고 상향링크의 제어채널신호를 단속하지 않지 않는 경우에 단속하지 않고 연속적으로 전송하는 제어채널신호에 포함된 전력제어비트를 전송 할 때에 상대방으로부터 단속되어 전송된 신호를 수신하여 수신신호를 측정하여 일정 슬롯기간 동안 동일한 전력제어비트를 전송하고 일정 슬롯후에 수신된 신호를 측정하여 다시 다음 수신신호를 측정하여 전력제어비트를 결정하기 전까지 동일한 전력제어비트를 전송하는 장치 및 방법에 관한 것이다.

이러한 목적들을 달성하기 위한 본 발명에 따르면, 일정기간 동안 전송할 데이터가 없으면 역방향 또는 순방향 단속적 송신패턴에 따라 역방향 또는 순방향 제어채널 신호를 슬롯단위와 동일한 단위 또는 다른 단위로 송신한다. 상기 역방향 또는 순방향 단속적 송신패턴에 대응하는 순방향 또는 역방향 단속적 송신패턴에 따라 순방향 또는 역방향 제어채널 신호를 송신한다. 상기 순방향 단속적 송신패턴은 상기 역방향 단속적 송신패턴과 동일하며, 이들 사이에는 시간 오프셋이 있다. 상기 순방향 단속적 송신패턴은 각 프레임내의 어느 한 슬롯의 파일럿심볼과, 인접하는 다음 슬롯의 전송포맷조합표시비트 및 전력제어비트를 단속한다. 역방향 제어채널을 단속하여 전송 할 경우에는 슬롯 단위로 전송 할 수 있다. 상기 순방향 제어채널과 상기 역방향 제어채널의 각 프레임의 마지막 슬롯에는 다음 프레임의 첫 번째 슬롯의 전력을 제어하기 위한 전력제어비트가 위치한다.

발명의 구성 및 작용

본 발명은 부호분할 다중접속방식의 이동통신시스템에 대한 것이다. 본 발명의 실시 예는 본 발명의 주된 내용을 구체화하기 위하여 필요한 것이며 본 발명의 내용을 제한하지는 않는다.

본 발명의 실시 예를 설명함에 있어 앞에서 설명한 구성요소와 동일한 동작을 하는 다른 도면의 구성요소는 이전과 동일한 도면 참조번호를 사용한다. 종래의 방법과 차별화된 과정은 새로운 도면 참조번호를 부여하고, 설명은 차별화된 점을 위주로 한다.

하기의 설명에 있어서 '노말송신(Normal transmission)'이라 함은 순방향 혹은 역방향 DPCCH에 포함되어 있는 TFCI, TPC, 파일럿심볼 등을 송신중단 없이 연속적으로 송신하는 것을 의미한다. 또한 하기의 설명에 있어서 '단속적송신(Gated transmission)'이라 함은 순방향 혹은 역방향 DPCCH에 포함되어 있는 TFCI, TPC, 파일럿심볼 등을 정해진 패턴에 따라 특정 전력제어군(또는 슬롯)에서는 송신하지 않고, 특정 전력제어군(또는 슬롯)에서는 송신하는 것을 의미하거나 순방향 DPCCH에 포함되어 있는 파일럿심볼과 상기 파일럿 심볼이 위치한 다음 슬롯의 TFCI 및 TPC비트를 정해진 패턴에 따라 송신하는 것을 의미한다. 상기 단속적 송신시 역방향 DPCCH에서 송신이 중단되는 것은 한 전력제어군(또는 한 슬롯)내의 TFCI, TPC, FBI 및 파일럿 심볼등 슬롯내 신호 전체이다.

한편, 하기에서 설명될 단속적 송신의 동작은 단속송신 단위가 슬롯단위와 동일한 경우에도 적용될 수 있고, 단속송신 단

위와 슬롯단위가 다른 경우에도 적용될 수 있다. 단속송신 단위와 슬롯단위가 다른 경우에 있어서는, TPC 및 TFCI 및 파일럿신호를 서로 다르게 단속하는 것이 바람직하다. 즉, n번째의 파일럿 신호와, n+1번째의 TFCI 및 TPC가 단속송신 단위로 설정될 수 있다.

또한 본 발명에서는 프레임 시작부분의 성능이 매우 중요하므로, 가능한 한 한 프레임의 마지막 슬롯에 다음 프레임의 첫 번째 슬롯을 전력제어하기 위한 TPC를 위치시킨다. 즉, n번째 프레임의 마지막 슬롯에 순방향 DPCH와, 역방향 DPCH의 TPC 비트가 위치하도록 하고, n+1번째 프레임의 첫 번째 슬롯의 전력을 상기 n번째 프레임의 마지막 슬롯에 존재하는 TPC 비트를 이용하여 전력제어할 수 있도록 한다.

본 발명의 실시예에서는 도 2a 및 도 2b와 같은 상향 및 하향 DPCH 구조에 따라 1/3 및 1/5 단속적 송신을 수행하는 과정을 중심으로 살펴보면, 또한 단속 송신시 도 15a, 도 15b 및 도 16과 같은 방법으로 랜덤 패턴에 따라 단속 위치를 결정할 수도 있다.

본 발명의 실시예에 따른 하드웨어 구성도는 다음과 같다.

도 4a는 본 발명의 실시예에 따른 기지국 송신장치의 구성을 도시하고 있다. 도 3a의 종래의 기지국 송신장치의 구성과 다른 점은 순방향 DPCH에 대하여 급셈기 111의 출력이 단속적 송신 제어기 (Gated Transmission Controller) 141에 의하여 송신이 단속된다는 점이다. 즉, 단속적 송신 제어기 (Gated Transmission Controller) 141은 순방향 DPCH로 트래픽 데이터가 일정 기간동안 발생하지 않는 경우 또는 순방향 및 역방향 DPCH로 트래픽 데이터가 일정 기간동안 발생하지 않는 경우에 순방향 DPCH중에서 한 슬롯의 파일럿신호와 그다음 슬롯의 TFCI와 TPC비트를 이동국과 약속된 패턴으로 단속적으로 송신을 하도록 한다. 또한, 단속적 송신 제어기 141은 순방향 및 역방향 DPCH로 트래픽 데이터가 전송되지 않는 제어유지 부상태에서 순방향 DPCH의 파일럿신호, TFCI, TPC비트를 포함한 한 전력제어군(또는 한 슬롯 전체)을 이동국과 약속된 전력제어군(또는 시간슬롯)에서 단속적 송신 하도록 할 수도 있다.

순방향 및 역방향이 동시에 DPCH 신호를 단속적으로 송신하는 경우에 순방향 단속적 송신 패턴은 역방향 단속적 송신 패턴과 동일한 패턴이지만 효율적인 전력제어를 위하여 둘 사이에는 오프셋이 존재할 수 있다. 상기의 오프셋은 시스템 파라미터로 주어지거나 단속송신 시작을 알리는 메시지로 알려질 수 있다. 상기 단속 시작을 알리는 메시지는 데이터 채널이 일정기간 전송할 데이터가 발생하지 않으면 기지국에서 이동국으로 전송하여 단속송신의 시작 시점과 단속율을 알려주기 위한 것이다. 이 메시지는 이동국에서 기지국으로 전송하는 것도 가능하다.

상기 단속적 송신 제어기 141은 단속송신 단위가 슬롯단위와 동일한 경우의 동작을 수행할 수도 있고, 단속송신 단위와 슬롯단위가 다른 경우의 동작을 수행할 수도 있다. 단속송신 단위와 슬롯단위가 다른 경우에 상기 단속적 송신 제어기 141은 TFCI와, TPC 및 파일럿신호를 서로 다르게 단속한다. 즉, n번째의 파일럿 신호와, n+1번째의 TFCI 및 TPC가 단속송신 단위로 설정한다.

또한 상기 단속적 송신 제어기 141은 프레임 시작부분의 성능을 위해, 가능한 한 한 프레임의 마지막 슬롯에 다음 프레임의 첫 번째 슬롯을 전력제어하기 위한 TPC를 위치시킨다. 즉, n번째 프레임의 마지막 슬롯에 순방향 DPCH와, 역방향 DPCH의 TPC 비트가 위치하도록 하고, n+1번째 프레임의 첫 번째 슬롯의 전력을 상기 n번째 프레임의 마지막 슬롯에 존재하는 TPC 비트를 이용하여 전력 제어할 수 있도록 한다. 이동국이 단속적 송신을 하고 기지국이 단속적 송신을 하지 않는 경우에는 이동국이 불연속적으로 전송한 하나의 DPCH 슬롯 신호를 측정하여 전력제어비트를 결정하고 다음에 이동국이 DPCH 슬롯신호를 수신하여 전력제어비트를 결정하기 전까지 상기 결정된 전력제어비트를 매 슬롯에 전송한다.

도 4b는 본 발명의 실시예에 따른 이동국 송신장치의 구성을 도시하고 있다. 도 3b의 종래의 이동국 송신기 구성과의 차이점은 역방향 DPCH의 송신을 단속하기 위한 단속적 송신 제어기 241이 존재한다는 것이다. 즉, 단속적 송신 제어기 (Gated Transmission Controller) 141은 순방향 및 역방향 DPCH로 전송할 데이터가 일정기간 발생하지 경우에 또는 역방향 DPCH로 전송할 데이터가 일정기간 발생하지 않는 경우에 역방향 DPCH중에서 파일럿신호, TFCI, FBI, TPC비트를 포함한 한 전력제어군(또는 한 슬롯 전체)을 이동국과 약속된 전력제어군(또는 시간슬롯)에서 단속적 송신을 하도록 한다. 본 발명의 실시예에 따른 기지국 및 이동국의 송신 신호 구성도는 다음과 같다.

도 6a는 본 발명의 실시 예에 따라서 일정기간 데이터 채널로 전송할 데이터가 없으면 역방향 DPCCH의 신호를 규칙적 혹은 단속적 송신 패턴에 따른 신호 송신도를 도시한 것이다. 도 6a의 도면 참조번호 301, 302, 303, 304는 듀티사이클 (Duty Cycle, 이하 DC라 칭함)의 비율에 따라 각기 다른 게이팅율(Gating Rate)을 도시한 것이다. 참조번호 301은 종래와 같이 역방향 DPCCH를 단속하지 않고 송신하는 것을 도시한 것이며, 참조번호 302는 DC가 1/2(한 프레임내의 전체 전력제어군에서 1/2만 송신)인 경우에 한 전력제어군(또는 시간슬롯)을 걸러서 규칙적으로 송신하는 것을 도시한 것이다. 참조번호 303은 DC=1/4(한 프레임내의 전체 전력제어군에서 1/4만 송신)인 경우에 네 전력제어군 당 한 전력제어군(3번, 7번, 11번, 15번 전력제어군)에서 규칙적으로 송신하는 것을 도시한 것이다. 참조번호 304는 DC=1/8(한 프레임 내에서 전체 전력제어군에서 1/8만 송신)인 경우에 여덟 전력제어군당 한 전력제어군(7번, 15번 전력제어군)에서 규칙적으로 송신하는 것을 도시한 것이다. 상기 도 6a의 실시 예에서는 DC=1/2, 1/4인 경우에 이동국의 단속적 송신제어기 241이 역방향 DPCCH의 전력제어군을 규칙적으로 단속하는 것으로 설명을 하였으나, 전체 전력제어군에서 해당 DC에 따라 임의의 전력제어군을 단속할 수도 있다. 즉, DC=1/2인 경우에 한 전력제어군을 걸러서 규칙적으로 송신하지 않고, 불규칙한 패턴에 따라 임의의 인접한 전력제어군을 연속적으로 단속할 수도 있다. 또한, DC=1/2인 경우에 전체 전력제어군의 반을 프레임의 후반부(8번~15번 전력제어군)에서 연속하여 송신할 수도 있다. DC=1/4인 경우에 전체 전력제어군의 1/4을 프레임의 3/4지점부터 연속(12번~15번 전력제어군)하여 송신할 수도 있다. DC=1/8인 경우에 전체 전력제어군의 1/8을 프레임의 7/8지점부터 연속(14번~15번 전력제어군)하여 송신할 수도 있다.

상기 게이팅율은 게이팅 기간 중에 바꾸어 질수도 있는데 이를 위해서는 이동국과 기지국이 게이팅율이 언제부터 어떤 게이팅율을 사용할 것인지는 알려져야 하므로 이를 위한 메시지 전송이 필요하다. 게이팅율을 게이팅 시작시에 정하여 게이팅중에는 바꾸지 않는 것도 가능하다. 도 6b는 본 발명의 또 다른 실시 예에 따른 역방향 DPCCH의 규칙적 혹은 단속적 송신 패턴에 따른 신호 송신도를 도시한 것이다. 도 6b의 도면 참조번호 305, 306, 307은 DC의 비율에 따라 각기 다른 게이팅율을 도시한 것이다. 참조번호 305는 DC=1/2(한 프레임내의 전체 전력제어군에서 1/2만 송신)인 경우에 2개의 연속된 전력제어군을 규칙적인 위치(2번~3번, 6번~7번, 10번~11번, 14번~15번 전력제어군)에서 송신하는 것을 도시한 것이다. 참조번호 306은 DC=1/4(한 프레임내의 전체 전력제어군에서 1/4만 송신)인 경우에 2개의 연속된 전력제어군을 규칙적인 위치(6번~7번, 14번~15번 전력제어군)에서 송신하는 것을 도시한 것이다. 참조번호 307은 DC=1/8(한 프레임 내에서 전체 전력제어군에서 1/8만 송신)인 경우에 2개의 연속된 전력제어군을 규칙적인 위치(14번~15번 전력제어군)에서 송신하는 것을 도시한 것이다. 상기 도 6b의 실시 예에서는 DC=1/2, 1/4인 경우에 이동국의 단속적 송신제어기 241이 역방향 DPCCH의 전력제어군을 규칙적으로 단속하는 것으로 설명을 하였으나, 또 다른 실시 예로 전체 전력제어군에서 해당 DC에 따라 임의의 전력제어군을 단속할 수도 있다. 즉, DC=1/2인 경우에 2개의 연속된 전력제어군을 두 전력제어군을 걸러서 규칙적으로 송신하지 않고, 불규칙한 패턴으로 임의의 인접한 전력제어군을 연속적으로 단속하여 4개의 연속된 전력제어군(예: 2번~5번 전력제어군)을 단속할 수도 있다.

상기의 전력제어군 단속 위치(연속하는 전력제어군 중 3개중 하나 혹은 5개중 하나의 전력제어군에서 신호 전송하는 위치) 선정 방법의 다른 실시 예에 따른 기지국 및 이동국의 송신 신호 구성도는 다음과 같다. 아래의 본 실시 예에서는 하나의 프레임내에 15개의 슬롯(전력제어군)을 가지는 경우에 단속율 1/3 또는 1/5에 대해서 예를 들어 설명한다.

도 4c는 전력제어군 단속 위치 선정 방법의 실시 예에 따른 기지국 송신장치의 구성을 도시하고 있다. 도 4a의 기지국 송신장치의 구성과 다른 점은 순방향 DPCCH에 대하여 송신 전력제어군의 위치가 단속적 송신 위치 선정기 142에 의하여 단속된다는 점이다.

도 4d는 전력제어군 단속 위치 선정 방법의 실시 예에 따른 이동국 송신장치의 구성을 도시하고 있다. 도 4b의 이동국 송신장치의 구성과 다른 점은 역방향 DPCCH에 대하여 송신 전력제어군의 위치가 단속적 송신 위치 선정기 242에 의하여 단속된다는 점이다.

전력제어군의 단속 위치를 규칙적인 아닌 불규칙적으로 하는 것은 규칙적인 전송 신호의 전력에 의한 전자기파 관련 악영향을 방지하기 위한 것이다. 단속되어 송신되는 신호를 불규칙적으로 하기 위한 방법으로 본 발명의 다른 실시 예에서는 스크램블링 코드를 사용하는 것으로 예시한다.

상기의 전력제어군 단속 위치 선정 방법의 한가지는 역방향 신호를 전송하기, 직전의 순방향 신호의 SFN (System Frame

Number)과 이동 단말기에서 수신 신호에 대한 디스크램블링 (Descrambling)을 수행하기 위하여 발생하는 스크램블링 코드를 이용하는 것이 있다. 이동국은 순방향신호의 SFN (System Frame Number)을 이용하여 스크램블링 코드의 특정 위치의 코드 비트를 읽고 이 값을 이용하여 송신 신호의 단속되어질 전력제어군의 위치를 결정한다. 상기 SFN은 기지국 방송채널로 0 ~71의 값이 계속적으로 전송되므로 이동국은 상기 방송채널을 수신하여 얻을 수 있다. 또한 상기 스크램블링 코드는 기지국이 상기 이동국을 위하여 할당되는 이차 스크램블링코드 혹은 기지국 프라이머리 스크램블링 코드를 사용할 수도 있다. 기지국에서 이동국이 어느 위치에서 상기 단속 송신신호를 송신하는지 그 위치를 알고 있으면 그 위치에서 정확히 수신 할 수 있다. 따라서 단속 송신의 위치를 송신 및 수신측이 서로 약정되어 있는 것이 유리하다. 상기 약정을 위하여 본 발명에서는 기지국과 이동국이 동일하게 사용하면서 랜덤성을 가지는 스크램블링 코드와, 주기성을 줄이므로 인간의 귀에서 인식 할 수 없도록 하기 위하여 SFN을 이용하여 위치를 결정한다.

이동국의 단속적 송신 위치 선정기 242는 수신신호의 SFN (System Frame Number)과 수신 신호를 디스크램블링 (Descrambling) 하기 위하여 자체내에서 발생시키는 스크램블링 코드(Scrambling Code)의 실수 부분인 골드 코드 (Gold Code)를 입력받아 이 골드 코드의 특정 bit들을 이용하여 $DC=1/3$ 일 경우 3개의 슬롯중 하나를, $DC=1/5$ 일 경우 5개의 슬롯중 하나를 선택한다. 이하에서 $DC=1/3$ 일 경우와 $DC=1/5$ 일 경우에 대한 선택의 범위인 3 슬롯과 5슬롯에 해당하는 간격을 게이팅구간이라고 한다.

이용할 골드 코드의 특정 비트의 위치는 아래와 같은 순서로 구한다.

1. 송신 직전에 수신한 신호의 SFN (System Frame Number:0~71)에 1과 35 사이의 정수를 곱한다. 결과를 x라 하자.
- 2-a. $DC=1/3$ 일 경우 도 13a에서와 같이 순방향 신호를 발생시키는데 이용하는 M개의 게이팅 구간 이전에 해당하는 골드 코드 (Gold Code)의 시작 시점에서 x chip만큼 떨어진 bit 한 개를 선택한다.
- 2-b. $DC=1/5$ 일 경우 도 13b에서와 같이 순방향 신호를 발생시키는데 이용하는 M개의 게이팅 구간 이전에 해당하는 골드 코드 (Gold Code)의 시작 시점에서 x chip만큼 떨어진 bit 두 개를 선택한다.
- 3-a. $DC=1/3$ 일 경우 송신되어질 전력제어군의 위치는 선택되어진 한 개의 bit로 결정한다. 한 개의 bit만을 이용하므로 세 개의 송신 가능한 전력제어군 위치 중 사전 규약으로 정해진 두 개의 전력제어군 위치 사이에서 불규칙적으로 위치가 정해진다.
- 3-b. $DC=1/5$ 일 경우 송신되어질 전력제어군의 위치는 선택되어진 두 개의 bit로 결정한다. 두 개의 bit만을 이용하므로 다섯 개의 송신 가능한 전력제어군 위치 중 사전 규약으로 정해진 네 개의 전력제어군 위치 사이에서 불규칙적으로 위치가 정해진다.
4. SFN (System Frame Number)이 바뀔 경우 새로운 값으로 순서 1번의 과정부터 다시 시작한다. 이 때 과정 1에서 곱해지는 정수는 처음에 이용된 값이 그대로 유지된다.

순방향 신호의 송신 전력제어군의 위치는 역방향 슬롯에서 상기의 순서와 같이 순방향 신호의 SFN (System Frame Number)과 순방향 신호의 스크램블링 코드(Scrambling Code)를 적용하여 순방향 단속적 송신 패턴은 역방향 단속적 송신 패턴과 동일한 패턴이지만 효율적인 전력제어를 위하여 둘 사이에는 일정한 오프셋이 존재할 수 있다. 상기의 오프셋은 시스템 파라미터로 주어진다. 이밖에 순방향 단속적 송신 패턴은 역방향 단속적 송신 패턴과 무관하게 사전에 설정된 일정한 위치를 이용하여 이루어질 수 있다.

도 14a는 $DC=1/3$ 일 경우 상기의 전력제어군 단속 위치 선정 방법의 실시 예이다. 이동국의 단속적 송신 위치 선정기 242는 순방향 신호의 스크램블링 코드 (Scrambling Code)와 순방향 신호의 SFN (Serial Frame Number)를 입력받아 스크램블링 코드 (Scrambling Code)의 실수 부분인 골드 코드의 특정 부분의 한 개 비트를 상기의 순서로 선정하여 역방향 DPCC 신호의 송신 전력제어군 위치를 선정한다. 이 때 기지국에서 송신하는 순방향 전력제어군의 위치는 역방향에서 수신한 전력제어군의 위치에서 일정한 슬롯 수만큼 떨어진 시점에서 이루어진다.

도 14b는 DC=1/5일 경우 상기의 전력제어군 단속 위치 선정 방법의 실시 예이다. 이동국의 단속적 송신 위치 선정기 242는 순방향 신호의 스크램블링 코드와 순방향 신호의 SFN (Serial Frame Number)를 입력받아 스크램블링 코드의 실수 부분인 골드 코드의 특정 부분의 두 개 비트를 상기의 순서로 선정하여 역방향 DPCCH 신호의 송신 전력제어군 위치를 선정한다. 이 때 기지국에서 송신하는 순방향 전력제어군의 위치는 역방향에서 수신한 전력제어군의 위치에서 일정한 슬롯 수만큼 떨어진 시점에서 이루어진다.

상기의 전력제어군 단속 위치 선정 방법에서와 같이 위치 선정에 필요한 골드 코드 (Gold Code)의 특정 부분을 결정하는데 있어서 SFN (Serial Frame Number) 외에 이동단말기마다 다르게 적용되는 순방향 신호의 채널 구분 코드의 번호를 추가적으로 이용할 수도 있다. 이와 같이 순방향 신호의 채널 구분 코드의 번호를 이용하는 것은 순방향의 신호 중 서로 다른 이동 단말기를 위한 신호들이 같은 시간적 위치에서 전력제어군을 송신하는 것을 방지하기 위한 것이다.

또 하나의 전력제어군 단속 위치 선정 방법은 역방향 신호를 전송하기 직전의 순방향 신호의 SFN (Serial Frame Number)과 이동 단말기에서 수신 신호에 대한 디스크램블링 (Descrambling)을 수행하기 위하여 발생하는 스크램블링 코드 중 N개의 비트에 해당하는 십진수 값에 modulo 3 또는 modulo 5 연산을 수행함으로써 얻어지는 값을 이용하여 송신 전력제어군의 위치를 결정하는 것이다. 이 방법은 주어진 게이팅 구간을 최대한 활용하여 송신 전력제어군의 위치를 결정할 수 있다.

이용할 골드 코드의 특정 N개 비트의 위치는 아래와 같은 순서로 구한다.

1. 송신 직전에 수신한 신호의 SFN (Serial Frame Number: 0~71)에 1과 35 사이의 정수를 곱한다. 결과를 x라 하자.
- 2-a. DC=1/3일 경우 도 13c에서와 같이 순방향 신호를 발생시키는데 이용하는 M개의 게이팅 구간 이전에 해당하는 골드 코드 (Gold Code)의 시작 시점에서 x chip만큼 떨어진 bit N 개를 선택한다.
- 2-b. DC=1/5일 경우 도 13d에서와 같이 순방향 신호를 발생시키는데 이용하는 M개의 게이팅 구간 이전에 해당하는 골드 코드 (Gold Code)의 시작 시점에서 x chip만큼 떨어진 bit N 개를 선택한다.
- 3-a. DC=1/3일 경우 송신되어질 전력제어군의 위치는 선택되어진 N개 bit에 해당하는 십진수 값을 modulo 3 연산을 하여 얻는 값을 이용하여 결정한다. modulo 3 연산의 결과 값은 0, 1, 2 중 하나이므로 각각의 값은 게이팅구간 내에서 특정 슬롯의 위치를 지정하게 된다.
- 3-b. DC=1/5일 경우 송신되어질 전력제어군의 위치는 선택되어진 N개 bit에 해당하는 십진수 값을 modulo 5 연산을 하여 얻는 값을 이용하여 결정한다. modulo 5 연산의 결과 값은 0, 1, 2, 3, 4 중 하나이므로 각각의 값은 게이팅구간 내에서 특정 슬롯의 위치를 지정하게 된다.
4. SFN (Serial Frame Number)이 바뀔 경우 새로운 값으로 순서 1번의 과정부터 다시 시작한다. 이 때 과정 1에서 곱해지는 정수는 처음에 이용된 값이 그대로 유지된다.

상기의 전력제어군 단속 위치 선정 방법은 수신단의 스크램블링 코드 (Scrambling Code)를 72개의 SFN (Serial Frame Number)를 이용하여 송신 전력제어군의 위치를 선정한다. 때문에 송신 전력제어군의 위치는 720 msec 주기를 갖게 된다. 송신 전력제어군의 위치가 720 msec 이상의 주기를 갖게 하기 위해서는 SFN이 특정 값이 될 때마다 상기의 x값을 바꾸는 것도 가능하다.

도 14c는 DC=1/3일 경우 상기의 전력제어군 단속 위치 선정 방법의 실시 예이다. 이동국의 단속적 송신 위치 선정기 242는 순방향 신호의 스크램블링 코드 (Scrambling Code)와 순방향 신호의 SFN (Serial Frame Number)를 입력받아 스크램블링 코드 (Scrambling Code)의 실수 부분인 골드 코드의 특정 부분의 N 개 비트를 선정한 후 이 값에 해당하는 십진수 값에 대해 modulo 3 연산을 하여 역방향 DPCCH 신호의 송신 전력제어군 위치를 선정한다. 이 때 기지국에서 송신하는 순방향 전력제어군의 위치는 역방향에서 수신한 전력제어군의 위치에서 일정한 슬롯 수만큼 떨어진 시점에서 이루어진다.

도 14d는 $DC=1/5$ 일 경우 상기의 전력제어군 단속 위치 선정 방법의 실시 예이다. 이동국의 단속적 송신 위치 선정기 242는 순방향 신호의 스크램블링 코드 (Scrambling Code)와 순방향 신호의 SFN (Serial Frame Number)를 입력받아 스크램블링 코드 (Scrambling Code)의 실수 부분인 골드 코드의 특정 부분의 N 개 비트를 선정한 후 이 값에 해당하는 십진수 값에 대해 modulo 5 연산을 하여 역방향 DPCH 신호의 송신 전력제어군 위치를 선정한다. 이 때 기지국에서 송신하는 순방향 전력제어군의 위치는 역방향에서 수신한 전력제어군의 위치에서 일정한 슬롯 수만큼 떨어진 시점에서 이루어진다.

전력제어군의 단속 위치를 규칙적인 아닌 불규칙적으로 하는 것은 규칙적인 전송 신호의 전력에 의한 전자기파 관련 악영향을 방지하기 위한 것이다. 단속되어 송신되는 신호를 불규칙적으로 하기 위한 방법으로 본 발명의 다른 실시 예에서는 상하향프레임을 구별할 수 있는 임의의 숫자와 역방향 스크램블링 코드 또는 고정된 시퀀스를 함께 이용하는 방법을 예시한다. 상기 상하향프레임을 구별할 수 있는 임의의 숫자는 SFN(System Frame Number : 이하 SFN이라 칭한다.) 혹은 CFN(Connection Frame Number : 이하 CFN이라 칭한다.)이 될 수 있으며, 기타 상하향 프레임을 구별할 수 있는 임의의 시스템 파라미터가 될 수도 있다. 본 발명의 실시예에서는 상하향 프레임을 구별할 수 있는 임의의 숫자로 CFN을 사용하였으며, 상기 CFN은 하나의 가입자장치와 통화하는 모든 기지국에서 동일하게 사용되는 값이며, 8비트로 표시되고, 주기가 256인 프레임 숫자이다.

상기 도 15a는 역방향 스크램블링 코드로부터 단속 송신 패턴을 발생하는데 필요한 일부 시퀀스를 추출하는 방법을 설명한 실시예이다. 상기 역방향 신호의 스크램블링 부호는 이동통신 시스템내의 가입자장치(User Equipment : 이하 UE라 칭한다.)를 구별하기 위해 사용되는 스크램블링 부호이며, 장스크램블링코드(Long Scrambling Code)와 단스크램블링코드(Short Scrambling Code)의 두 종류가 있다. 상기 장스크램블링코드의 길이는 33,554,432이며, 상기 33,554,432의 길이를 가지는 장스크램블링코드에서 0번비트부터 38399비트까지의 38400길이의 코드만을 사용하여 가입자장치가 전송하는 한 프레임의 신호에 적용하여, 가입자장치를 구별하기 위한 스크램블링코드로 사용하고, 상기 단스크램블링코드의 길이는 256비트로서 가입자장치에서 전송하는 한프레임내에 150번 반복되어 사용된다. 상기 단스크램블링코드는 기지국에서 간섭제거기와 같은 별도의장치를 구비하였을 경우 사용되는 가입자 구별 스크램블링코드이다. 상기 도 15a의 1511 슬롯은 1501 프레임의 첫 번째 슬롯으로 슬롯 번호는 0번이다. 상기 1511 슬롯에 적용되는 스크램블링 부호는 롱스크램블링 부호의 경우 0번비트부터 2559비트까지이며, 단스크램블링부호의 경우 0번비트부터 255비트까지의 단스크램블링부호가 10번 반복 적용된다. 이하 본 발명의 설명의 이해를 돕기위해 장스크램블링부호와 단스크램블링부호의 구별없이 스크램블링부호로 칭한다. 상기 도 15a의 1512는 스크램블링 부호의 0번비트를 나타내며, 1513은 스크램블링 부호의 1번비트, 1514는 스크램블링부호의 2559비트를 표시한다.

상기 도 15a에서 참조번호 1501은 한 프레임을 나타낸다. 상기 1501 프레임은 1511 슬롯 0번부터 1519 슬롯 14번까지 15개의 슬롯으로 구성되며, 상기 1501 프레임에서 전력 제어군 단속 위치 선정 방법은 아래의 설명과 같다. 상기 1501 프레임은 DC 에 따라 3개 혹은 5개의 전력제어 슬롯 그룹으로 나뉘어지며, DC 가 $/3$ 인 경우는 5개의 전력제어 슬롯 그룹으로 1501 프레임이 나뉘어 지고, DC 가 $1/5$ 인 경우는 3개의 전력 제어 슬롯 그룹으로 1501 프레임이 나뉘어 진다. 상기 각 전력 제어 슬롯 그룹에서는 해당 전력 제어 슬롯 그룹의 바로 전 전력 제어 슬롯 그룹의 첫 번째 슬롯의 스크램블링부호중 하기의 몫값을 이용하여 n 비트를 추출한다.

상기 도 15a에서 DC 에 따라 프레임은 3개 혹은 5개의 전력 제어 그룹으로 나뉘어지고, 각 전력제어그룹을 구성하는 해당 전력제어 그룹은 전력 제어 그룹 번호와 동일한 몫값을 가진다. 상기 몫값은 $DC = /3$ 인 경우 0,1,2가 된다. 상기 몫값의 적용에 대한 예는 하기의 설명과 같다.

상기 도 15a의 1551 비트부터 1554비트까지 n 개의 비트는 사전에 정해진 약속에 따라 상기 도 15a의 참조번호 1512 스크램블링 부호 0번 비트부터 참조번호 1514 스크램블링 부호 [259:]2559비트 중에 n 개가 선정된다. 상기 n 은 8의 배수로서 임의로 선정할 수 있는 양의 정수이다. 상기 1511 슬롯에 적용되는 스크램블링 부호에서 참조번호 1551 비트부터 참조번호 1554비트까지 n 개의 비트를 선정하는 방법은 아래와 같다.

(1) DC 가 $1/3$ 일 경우, 프레임은 전력 제어 슬롯 그룹 0번부터 4번까지 5개의 전력 제어 슬롯 그룹으로 나뉘어진다. 상기 전력 제어 슬롯 그룹 0번 (몫=4)에 적용할 전력 제어 단속 위치의 선정에 사용되는 n 개의 비트는 상기 전력 제어 슬롯 그룹 0번의 바로 전 프레임의 전력 제어 슬롯 그룹 4번에 적용되는 가입자장치가 사용하는 스크램블링코드의 30724비트부

터 n개를 순차적으로 사용하며, 상기 30724비트는 상기 전력 제어 슬롯 그룹 0번의 바로 전 프레임의 전력 제어 슬롯 그룹 4번에 적용되는 스크램블링 부호의 첫 시작비트인 30720비트부터 상기 전력 제어 슬롯 그룹 0번의 바로 전 프레임의 전력 제어 슬롯 그룹 4번이 가지는 옴셋값을 적용하여, 상기 전력 제어 그룹 0번에 적용할 전력 제어 단속 위치를 선정하는 데 사용하는 스크램블링 부호 비트를 선택하는 시작 비트이다. 전력 제어 그룹 1번에 적용할 전력 제어 단속 위치의 선정에 사용되는 n개의 비트는 전력 제어 그룹 0번이 가지는 옴셋값을 적용하여(즉 옴셋값은 0), 가입자장치가 사용하는 스크램블링코드의 0번비트부터 n개를 순차적으로 사용하며, 전력 제어 슬롯 그룹 2번에 적용할 전력 제어 단속 위치의 선정에 사용되는 n개의 비트는 전력 제어 그룹 1번이 가지는 옴셋값을 적용하여(즉 옴셋값은 1) 가입자장치가 사용하는 스크램블링코드의 7681비트부터 n개를 순차적으로 사용하며, 전력 제어 슬롯 그룹 3번에 적용할 전력 제어 단속 위치의 선정에 사용되는 n개의 비트는 전력 제어 그룹 2번이 가지는 옴셋값을 적용하여(즉 옴셋값은 2) 가입자장치가 사용하는 스크램블링코드의 15362비트부터 n개를 순차적으로 사용하며, 전력 제어 슬롯 그룹 4번에 적용할 전력 제어 단속 위치의 선정에 사용되는 n개의 비트는 전력 제어 그룹 3번이 가지는 옴셋값을 적용하여(즉 옴셋값은 3) 가입자장치가 사용하는 스크램블링코드의 23043비트부터 n개를 순차적으로 사용한다. 전력 제어 그룹 4번의 첫 번째 슬롯에 적용되는 스크램블링코드 30724비트부터 n개의 비트는 전력 제어 그룹 4번이 가지는 옴셋값을 적용하여(즉 옴셋값은 4) 상기 도 15a의 참조번호 1503 에 해당하는 바로 다음 프레임의 첫 번째 전력 제어 슬롯 그룹 0번에 적용되는 전력 제어 단속 위치의 선정에 사용된다.

(2) DC가 1/5일 경우, 프레임은 전력 제어 슬롯 그룹 0번부터 2번까지 3개의 전력 제어 슬롯그룹으로 나뉘어진다. 상기 전력 제어 슬롯 그룹 0번에 적용할 전력 제어 단속위치의 선정에 사용되는 n개의 비트는 가입자장치가 사용하는 스크램블링코드의 25602비트부터 n개를 순차적으로 사용하며, 전력 제어 슬롯 그룹 1번에 적용할 전력 제어 단속 위치의 선정에 사용되는 n개의 비트는 가입자장치가 사용하는 스크램블링코드의 0번비트부터 n개를 순차적으로 사용하며, 전력 제어 슬롯 그룹 1번에 적용할 전력 제어 단속 위치의 선정에 사용되는 n개의 비트는 가입자장치가 사용하는 스크램블링코드의 12801비트부터 n개를 순차적으로 사용한다. 전력 제어 그룹 2번의 첫 번째 슬롯에 적용되는 스크램블링코드 25602비트부터 n개의 비트는 상기 도 15a의 참조번호 1503 에 해당하는 바로 다음 프레임의 첫 번째 전력 제어 슬롯 그룹 0번에 적용되는 전력 제어 단속 위치의 선정에 사용된다.

도 15b는 고정된 시퀀스로부터 단속 송신 패턴을 발생하는데 필요한 n비트의 시퀀스를 추출하는 방법을 설명한 실시예이다. 각 전력 제어 그룹에서 불규칙 송신 패턴을 결정하는데 사용할 n비트 시퀀스는 고정된 시퀀스로부터 각 전력 제어 그룹마다 추가적으로 k비트씩 옴셋을 가하여 얻어질 수 있다. 따라서, n비트 시퀀스는 각 프레임에서 주기적으로 반복된다. 상기 도 15b에서는 고정된 시퀀스에 옴셋을 가하여 얻어진 시퀀스를 , , 등으로 표현하였다. 또한 상기 도 15b에서는 k=1인 경우에 대한 실시예이다. 고정된 시퀀스에 옴셋을 적용하여 각 전력제어슬롯그룹에서 사용될 시퀀스를 선택하므로 다음과 같은 시퀀스들은 사용이 될 수 없다.

1. 옴셋 적용후 선택된 시퀀스가 같아지는 경우

예) 10101010101010101010

옴셋 0: 10101010101010101010

옴셋 1: 01010101010101010101

옴셋 2: 10101010101010101010

2. 모두 1 또는 모두 0인 시퀀스

예) 00000000000000000000

예) 11111111111111111111

상기 도 15a 와 도 15b의 전력 제어 단속위치의 선정에 사용되는 n개의 비트를 사용하여 전력 제어 단속 위치를 선정하는

하드웨어 구조도의 하나의 활용에는 도 16과 같다. 도 16은 도 15a에서 설명한 역방향 스크램블링 코드, 또는 도 15b에서 설명한 고정된 시퀀스를 CFN과 함께 사용하여 상기의 전력 제어군 단속 위치를 선정하는 방법의 실시예를 도시한 것이다.

도 16의 1601 메모리는 상기 도 15a에서 설명된 방법대로 선정된 스크램블링코드의 n개의 비트를 저장하거나 도 15b에서 설명된 방법대로 선정된 고정된 n개의 비트를 저장한다. 상기 도 16의 1611 비트부터 1614까지의 n개의 비트는 상기 도 15a 또는 도 15b에서 설명된 방법대로 선정되며, 상기 n은 8의 배수인 양수이다.

상기 도 16의 1603 메모리는 가입자장치가 통신하고 있는 모든 셀의 기지국과 가입자 장치에서 동일하게 사용되는 CFN을 n비트 길이만큼 저장하는 장치이다. 상기 CFN은 8비트의 길이를 가지고 있으며, 상기 n의 값에 따라 /8회만큼 반복되어 1603 메모리에 저장된다. 상기 도 16의 1631비트는 상기 CFN의 MSB(Most Significant Bit : 이하 MSB라 칭한다.)이며, 0 번째 비트이고, 1632비트는 상기 CFN의 LSB(Least Significant Bit : 이하 LSB라 칭한다.)이며, 7번째 비트이다. 상기 도 16의 1633비트는 상기 CFN의 MSB로서 1631비트와 동일한 값이며, 1634비트는 상기 CFN의 LSB로서 1632비트와 동일한 값을 가진다. 상기 도 16의 1603 메모리에는 CFN의 MSB와 LSB의 순서가 바뀌어서 사용되어질 수도 있다.

상기 도 16의 1641, 1642, 1643, 1644은 배타적 합 연산기(Exclusive OR Operator)로서, 상기 도 16의 1601 메모리에 저장되어 있는 상기 도 15a에 설명되어 있는 방법대로 선정된 스크램블링 부호의 n개의 비트 또는 도 15b에 설명되어 있는 방법대로 선정된 n개의 비트와 상기 도 16의 1603 메모리에 1/8회 반복되어 저장되어 있는 CFN의 비트에 대한 배타적 합 연산을 수행하여, 상기 연산 결과를 십진수 변환기 1605로 입력한다.

상기 도 16의 1605 십진수 변환기는 1651부터 1653까지 n개의 비트를 사용하여, 상기 1651부터 1653에 저장되어 있는 n개의 비트는 10진수로 변환시킨다. 상기 10진수는 n의 값에 따라 크기가 결정된다. 상기 도 16의 1605 십진수 연산기에서 출력된 십진수는 상기 도 16의 1607 모듈러 연산기로 입력된다. 상기 모듈러 연산기는 DC의 값에 따라 출력되는 값이 다르다. 상기 DC의 값이 1/3인 경우 1605 모듈러 연산기의 1609 출력은 0, 1, 2이고, DC의 값이 1/5인 경우 1607 모듈러 연산기의 1609 출력은 0, 1, 2, 3, 4가 된다. 상기 모듈러 연산기의 출력 결과에 따라 상기 출력 결과가 적용되는 전력 제어 슬롯 그룹에서 전송 안 되는 슬롯이 결정되게 된다. 상기 1605 십진수 연산기와, 1607 모듈러연산기는 소프트웨어로도 구현이 가능하다.

하기의 <수학식 1>은 상기 도 15a와 도 16의 본 발명의 적용 예에 대한 설명을 수식화 한 것이다.

$$N(G, C') = \left(\sum_{k=0}^{15} (s(G_{prev} \times 2560 \times \frac{15}{T} + G_{prev} + k) \oplus C'_{(k \bmod 8)}) \times 2^{15-k} \right) \bmod T$$

G : 전력제어 슬롯 그룹 번호

G_{prev} : 이전 전력제어 슬롯 그룹 번호

C' : 1번째 프레임의 CFN 숫자

$$= (C'_0 C'_1 C'_2 C'_3 C'_4 C'_5 C'_6 C'_7)_2$$

T : DC의 역수

상기 <수학식 1>에 대한 이해를 돕기 위하여 현재의 전력 제어 슬롯 그룹이 1 이고, n=16, CFN=10001100(이진수), DC=1/3 인 경우에 대하여 도 15a와 도 16에 적용하여 본 발명에 대한 설명은 하기와 같다.

n=20이므로 상기 도 15a에 설명된 방법에 의해서 선택된 스크램블링코드의 16개의 비트의 값이 1101001010111000이라 하면, 상기 스크램블링코드의 16개의 비트의 값은 상기 도 16의 1601 메모리에 저장되고, CFN = 10001100, n=20이므로 상기 도 16의 1603 메모리에 저장되는 값은 1000110010001000이 된다. 상기 도 16의 1641, 1642, 1643, 1644은 배타적 합 연산기에 의해 계산된 결과는 0101111000110100이 되고, 상기 배타적 합 연산기의 출력을 입력으로 하는 상기 도 16의 십진수 연산기 1605의 계산결과는 24,116이 된다. 상기 십진수 연산기의 출력 24,116에 대하여 상기 도 16의 1607 모듈러 연산기에 DC=1/3임을 생각하면, 상기 모듈러 연산기의 계산 결과는 2가 된다. 따라서 전력 제어 슬롯 그룹 2의 3개의 슬롯중에서 전송이 안되는 슬롯은 2번째 슬롯이 된다.

하기의 <수학식 2>는 상기 도 15b와 도 16의 본발명의 적용예에 대한 설명을 수식화 한 것이다.

$$s(i, j) = \begin{cases} (A_j \oplus C_i) \bmod (S_G - 1) + 1, j = 0 \\ (A_j \oplus C_i) \bmod S_G, j = 1, 2, \dots, N_G - 2 \\ S_G - 1, j = N_G - 1 \end{cases}$$

A_j : 고정된 시퀀스에서 비트 옴셋을 가하여 얻어진 시퀀스

C_i : CFN을 반복하여 얻어진 시퀀스

S_G : 하나의 전력제어 슬롯그룹을 구성하는 슬롯의 개수

N_G : 한프레임을 구성하는 전력제어슬롯 그룹의 개수

상기의 수학식에 대한 상세 설명은 다음과 같다. $s(i, j)$ 는 번째 프레임, j번째 전력제어슬롯그룹을 구성하는 슬롯 중 전송이 되어야 할 슬롯의 번호를 나타낸다. 이때, 슬롯의 번호는 한프레임을 기준으로 붙인 슬롯 번호가 아니라 각 전력제어 슬롯그룹내에서의 슬롯번호를 의미한다. A_j 는 도 15b에서와 같이 고정된 시퀀스로부터 각 전력제어 슬롯그룹에 해당하는 옴셋을 가하여 얻어진 시퀀스를 나타낸다. G 는 CFN (8비트)를 반복하여 만들어진 n비트 시퀀스이다. S_G 는 하나의 전력제어 슬롯그룹을 구성하는 슬롯의 개수를 나타내며 따라서 DC값이 1/3인 경우는 3, DC값이 1/5인 경우는 5가 된다. N_G 는 하나의 프레임을 구성하는 전력제어 슬롯 그룹의 개수를 나타내며 DC값이 1/3인 경우는 5, DC값이 1/5인 경우는 3이 된다. $j=0$ 인 경우, 즉, 프레임의 첫번째 전력제어슬롯 그룹에서는 A_j 와 C_i 를 배타적합연산을 행한 후, S_G-1 로 모듈로를 취한 값에 1을 더한다. 이러한 연산의 결과로 각 프레임의 맨처음 슬롯은 항상 송신중단된다. 또한 $j=N_G-1$ 인 경우, 즉 프레임의 맨 마지막 전력제어슬롯 그룹에서는 항상 마지막 슬롯 (S_G-1)만 송신된다. 기타 전력제어슬롯그룹의 경우 ($0 < j < N_G-1$) A_j 와 C_i 를 배타적합연산을 행한 후, S_G 로 모듈로를 취한다. 이렇게 맨처음과 마지막 전력제어슬롯 그룹을 나머지 그룹과 다르게 처리하는 이유는 채널추정에 도움을 주기 위해서이다. 이러한 제한조건을 두지 않고 모든 전력제어슬롯 그룹에 대해 동일한 규칙, 즉, 아래의 수학식을 이용하여 전송 위치를 결정할 수도 있다.

상기의 상태전이 방법에는 다음과 같은 경우들이 존재할 수 있으며, 전이방법은 시스템 설정에 따라 결정된다. 한 가지 방법은 설정된 타이머값 또는 기지국에서의 전이 지시 메시지에 의하여 DC=1/1에서 DC=1/2로, DC=1/1에서 DC=1/4로, DC=1/1에서 DC=1/8로 한번에 전이하는 것이다. 또 다른 방법은 순차적으로 전이하는 경우로써 DC=1/1에서 DC=1/2로 전이하고, DC=1/2에서 DC=1/4로, DC=1/4에서 DC=1/8로 전이하는 것이다. 상기 DC값의 선택은 해당 이동국의 용량이클d1020010107338?채널환경의 품질 등을 고려하여 결정할 수 있다.

도 7a와 도 7b는 도 6a와 도 6b의 일정기간 전송할 데이터가 발생하지 않는 경우 전용 MAC(Medium Access Control) 논리 채널이 발생하여 전송할 메시지를 물리채널인 역방향 DPDCH로 전송하는 경우의 역방향 DPCCH를 도시한 것이다. 도 7a의 참조번호 311은 역방향 DPCCH를 단속적 송신을 하지 않는 동안(즉, 연속적 송신을 하는 동안, DC=1/1)의 역방향 DPDCH 메

시지가 발생한 경우를 도시한 것이다. 참조번호 312는 역방향 DPCCH를 $DC=2$ 단속적 송신을 하는 동안의 역방향 DPDCH 메시지가 발생한 경우를 도시한 것이다. 참조번호 313은 역방향 DPCCH를 $DC=4$ 단속적 송신을 하는 동안의 역방향 DPDCH 메시지가 발생한 경우를 도시한 것이다. 참조번호 314는 역방향 DPCCH를 $DC=8$ 단속적 송신을 하는 동안의 역방향 DPDCH 메시지가 발생한 경우를 도시한 것이다. 상기 참조번호 312, 313, 314에서와 같이 단속적 송신 패턴에서 송신하지 않는 전력제어군이라 할지라도 그 구간 내에서 역방향 DPDCH가 송신되는 경우에는 상기 구간의 전력제어군을 노말송신한다. 상기 노말송신하는 전력제어군에서는 순방향 전력제어를 위한 TPC비트를 생략하고 파일럿구간을 전력제어군 길이가 되도록 확장하여 송신할 수도 있다. 전력제어군을 노말송신하여 상기 역방향 DPDCH 메시지를 송신한 이후 연속되는 전력제어군부터는 역방향 DPCCH를 단속없이 송신할 수도 있으며, 기지국으로부터 게이팅을 중단하도록 하는 메시지를 받을 때까지 원래의 게이팅율로 단속하여 송신을 계속할 수도 있다. 즉, $DC=2$ 로 단속적 송신을 하는 동안 역방향 DPDCH 메시지가 송신되는 경우 상기 구간의 전력제어군을 노말송신하고, 다시 $DC=2$ 로 단속적 송신을 하다가 기지국으로부터 게이팅을 중단하도록 하는 메시지를 수신한 후 사용자데이터를 전송할 때는 $DC=1$ 로 단속적 송신을 중단할 수도 있다.

역방향 DPCCH와 마찬가지로, 순방향 링크에서도 DPCCH에 대하여 단속적 송신을 하는 동안에 순방향 DPDCH 메시지가 발생한 경우 단속적 송신패턴에서 송신하지 않는 전력제어군이라 할지라도 그 구간 내에서는 상기 구간의 전력제어군을 노말송신한다. 상기 노말송신하는 전력제어군에서는 역방향 전력제어를 위한 TPC비트를 생략하고 파일럿구간을 전력제어군 길이가 되도록 확장하여 송신할 수도 있다. 전력제어군을 노말송신하여 상기 순방향 DPDCH 메시지를 송신한 이후 연속되는 전력제어군부터는 순방향 DPCCH를 단속없이 송신할 수도 있으며, 이동국으로부터 게이팅을 중단하도록 하는 요구메시지를 받을 때까지 원래의 게이팅율로 단속하여 송신을 계속할 수도 있다. 즉, $DC=2$ 로 단속적 송신을 하는 동안 순방향 DPDCH 메시지가 송신되는 경우 상기 구간의 전력제어군을 노말송신하고, 다시 $DC=2$ 로 단속적 송신을 하다가 이동국으로부터 게이팅을 중단하도록 요구하는 메시지를 수신한 후 사용자데이터를 전송할 때는 $DC=1$ 로 단속적 송신을 중단할 수도 있다.

도 7b의 참조번호 315는 역방향 DPCCH를 $DC=2$ 단속적 송신을 하는 동안의 역방향 DPDCH 메시지가 발생한 경우를 도시한 것이다. 참조번호 316은 역방향 DPCCH를 $DC=4$ 단속적 송신을 하는 동안에 역방향 DPDCH 메시지가 발생한 경우를 도시한 것이다. 참조번호 317은 역방향 DPCCH를 $DC=8$ 단속적 송신을 하는 동안에 역방향 DPDCH 메시지가 발생한 경우를 도시한 것이다. 상기 참조번호 315, 316, 317에서와 같이 단속적 송신 패턴에서 송신하지 않는 전력제어군이라 할지라도 그 구간 내에서 역방향 DPDCH가 송신되는 경우에는 상기 구간의 전력제어군을 노말송신한다. 상기 노말송신하는 전력제어군에서는 순방향 전력제어를 위한 TPC비트를 생략하고 파일럿구간을 전력제어군 길이가 되도록 확장하여 송신할 수도 있다. 전력제어군을 노말송신하여 상기 역방향 DPDCH 메시지를 송신한 이후 연속되는 전력제어군부터는 역방향 DPCCH를 단속없이 송신할 수도 있으며, 기지국으로부터 게이팅을 중단하도록 하는 메시지를 받을 때까지 원래의 게이팅율로 단속하여 송신을 계속할 수도 있다. 즉, $DC=1/2$ 로 단속적 송신을 하는 동안 역방향 DPDCH 메시지가 송신되는 동안 상기 구간의 전력제어군을 노말송신하고, 다시 $DC=1/2$ 로 단속적 송신을 하다가 기지국으로부터 게이팅을 중단하도록 하는 메시지를 수신한 후 사용자데이터를 전송할 때는 단속적 송신을 중단할 수도 있다.

역방향 DPCCH와 순방향 DPCCH를 동일한 패턴으로 동시에 단속하여 송신할 수도 있다. 상기 순방향 DPCCH를 단속하여 송신하는 동안, 순방향 DPDCH로 전송할 메시지가 발생하여 전력제어군을 노말송신하여 상기 순방향 DPDCH 메시지를 송신한 이후 연속되는 전력제어군부터는 순방향 DPCCH를 단속없이 송신할 수도 있으며, 이동국으로부터 게이팅을 중단할 수 있는 메시지를 받을 때까지 원래의 게이팅율로 단속하여 송신을 계속할 수도 있다. 즉, $DC=2$ 로 단속적 송신을 하는 동안 순방향 DPDCH 메시지가 송신되는 동안 상기 구간의 전력제어군을 노말송신하고, 다시 $DC=2$ 로 단속적 송신을 하다가 이동국으로부터 게이팅을 중단할 수 있는 메시지를 수신한 후 사용자데이터 데이터를 전송할 때 $DC=1$ 로 단속적 송신을 중단할 수도 있다.

도 8a는 순방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시한 도면이다. 역방향 DPDCH가 전송할 데이터가 없는 사용자데이터 활성부상태에서 참조번호 801에서와 같이 순방향 DPDCH의 전송중단시 기지국과 이동국은 설정된 타이머값을 초과하여 게이팅을 시작할 수 있는 메시지를 수신하면 게이팅을 시작하게 된다. 상기 도 8a의 실시 예에서는 게이팅을 시작하기 위한 메시지가 기지국에서 발생한 경우이며, 순방향 및 역방향 DPDCH가 없는 경우 이동국이 기지국으로 상기메시지를 보낼 수도 있다. 상기 도8a의 순방향 DPCCH의 전송에 있어서 모든 TFCI, TPC, 파일럿심볼을 단속없이 그대로 전송할 수도 있다. 상기 TPC비트 중에는 역방향 DPCCH내의 단속된 전력제어군의 파일럿심볼 위치의 전력세기를 측정하여 결정된 의미 없는 TPC값이 존재하기 때문에, 이동국은 역방향 DPCCH의 단속패턴을 고려하여 역방향 전력제어

를 위하여 기지국이 송신한 TPC비트 중 상기 의미 없는 TPC값은 무시하고, 이전 전력제어군에서 송신한 송신전력과 동일한 세기로 송신한다. 또한, 상기 도 8a의 순방향 DPCCH의 전송에 있어서 순방향 DPCCH내의 TFCI, TPC만을 단속하고, 순방향 DPCCH내의 파일롯심볼은 단속하지 않을 수도 있다. 이때의 단속패턴은 이동국의 역방향 DPCCH의 단속패턴과 동일하다. 순방향 DPCCH내의 TPC를 단속하는 전력제어군은 이동국이 송신한 DPCCH내의 단속된 전력제어군에 해당하는 파일롯 심볼을 측정하여 발생시킨 TPC를 말한다.

참조번호 802는 기지국에서 메시지가 발생되어 순방향 DPDCH를 통하여 이동국으로 송신되는 것을 도시킨 것이다. 이 경우, 역방향 DPCCH를 단속적 송신을 하던 이동국은 상기 메시지를 수신한 이후부터는 단속적 송신을 중단하고 DC=1로 송신을 계속할 수 있다. 또한 역방향 DPCCH를 단속적 송신을 하던 이동국은 상기 메시지를 수신한 이후에도 단속적 송신을 지속하다가 게이팅을 중단시키는 메시지를 수신하여 지정된 시점에서 단속적 송신을 중단하고 DC=1로 송신할 수도 있다.

도 8b는 역방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시킨 도면이다. 순방향 DPDCH가 없는 사용자데이터 활성부상상태에서 참조번호 803에서와 같이 역방향 DPDCH의 전송중단시 기지국과 이동국은 설정된 타이머값을 초과하거나 상태전이 메시지를 서로 교환 후 서로 약속된 시점에서 상태전이를 하게된다. 상기 도 8b의 실시 예에서는 상태전이를 위한 메시지가 순방향 DPDCH를 통하여 발생한 경우를 도시하였으나, 상태전이 메시지는 이동국의 역방향 DPDCH에서도 발생할 수 있다. 상기 도8b의 순방향 DPCCH의 전송에 있어서 모든 TFCI, TPC, 파일롯심볼을 단속없이 그대로 전송할 수 있다. 상기 TPC비트 중에는 역방향 DPCCH내의 단속된 전력제어군의 파일롯심볼 위치의 전력세기를 측정하여 결정된 의미 없는 TPC값이 존재하기 때문에, 이동국은 역방향 DPCCH의 단속패턴을 고려하여 역방향 전력제어를 위하여 기지국이 송신한 TPC비트 중 상기 의미없는 TPC값은 무시하고, 이전 전력제어군에서 송신한 송신전력과 동일한 세기로 송신한다. 또한, 상기 도 8b의 순방향 DPCCH의 전송에 있어서 TFCI, TPC만을 단속하고, 순방향 DPCCH내의 파일롯심볼은 단속하지 않을 수도 있다. 이때의 단속패턴은 이동국의 역방향 DPCCH의 단속패턴과 동일하다. 순방향 DPCCH내의 TPC를 단속하는 전력제어군은 이동국이 송신한 DPCCH내의 단속된 전력제어군에 해당하는 파일롯 심볼을 측정하여 발생시킨 TPC를 말한다.

참조번호 804는 기지국에서 상태전이를 위한 메시지가 발생되어 순방향 DPDCH를 통하여 이동국으로 송신되는 것을 도시킨 것이다. 이 경우, 역방향 DPCCH를 단속적 송신을 하던 이동국은 상기 상태전이 메시지를 수신한 이후부터는 단속적 송신을 중단하고 DC=1로 송신을 계속할 수 있다. 또한 역방향 DPCCH를 단속적 송신을 하던 이동국은 상기 상태전이 메시지를 수신한 이후에도 단속적 송신을 지속하다가 상태전이가 일어나는 시점에서 단속적 송신을 중단하고 DC=1로 송신할 수도 있다.

도 8c는 순방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시킨 도면이다. 역방향 DPDCH가 없는 사용자데이터 활성부상상태에서 참조번호 805에서와 같이 순방향 DPDCH의 전송중단시 기지국과 이동국은 설정된 타이머값을 초과하거나 상태전이를 위한 순방향 DPDCH 메시지가 발생하면 제어유지 부상상태로 상태전이를 하게된다. 상기 도 8c의 실시 예에서는 제어유지 부상상태로의 상태전이를 위한 메시지가 기지국에서 발생한 경우이며, 순방향 및 역방향 DPDCH가 없는 경우 이동국이 기지국으로 상태전이를 요구하는 메시지를 보낼 수도 있다. 상기 도8c의 순방향 DPCCH의 전송에 있어서 모든 TFCI, TPC, 파일롯심볼을 단속없이 그대로 전송할 수도 있다. 상기 TPC비트 중에는 역방향 DPCCH내의 단속된 전력제어군의 파일롯심볼 위치의 전력세기를 측정하여 결정된 의미 없는 TPC값이 존재하기 때문에, 이동국은 역방향 DPCCH의 단속패턴을 고려하여 역방향 전력제어를 위하여 기지국이 송신한 TPC비트 중 상기 의미 없는 TPC값은 무시하고, 이전 전력제어군에서 송신한 송신전력과 동일한 세기로 송신한다. 또한, 상기 도 8c의 순방향 DPCCH의 전송에 있어서 순방향 DPCCH내의 TFCI, TPC만을 단속하고, 순방향 DPCCH내의 파일롯심볼은 단속하지 않을 수도 있다. 이때의 단속패턴은 이동국의 역방향 DPCCH의 단속패턴과 동일하다. 순방향 DPCCH내의 TPC를 단속하는 전력제어군은 이동국이 송신한 DPCCH내의 단속된 전력제어군에 해당하는 파일롯 심볼을 측정하여 발생시킨 TPC를 말한다.

참조번호 806은 이동국에서 상태전이를 위한 메시지가 발생되어 역방향 DPDCH를 통하여 기지국으로 송신되는 것을 도시킨 것이다. 이 경우, 역방향 DPCCH를 단속적 송신을 하던 이동국은 역방향 DPDCH를 통하여 상기 상태전이 메시지를 전송한 이후부터는 단속적 송신을 중단하고 DC=1로 송신을 계속할 수 있다. 또한 역방향 DPCCH를 단속적 송신을 하던 이동국은 상기 상태전이 메시지를 송신한 이후에도 단속적 송신을 지속하다가 상태전이가 일어나는 시점에서 단속적 송신을 중단하고 DC=1로 송신할 수도 있다.

도 8d는 역방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시한 도면이다. 순방향 DPDCH가 없는 사용자데이터 활성부상 상태에서 참조번호 807에서와 같이 역방향 DPDCH의 전송중단시 기지국과 이동국은 설정된 타이머값을 초과하거나 상태전이 메시지를 서로 교환 후 서로 약속된 시점에서 상태전이를 하게된다. 상기 도 8d의 실시 예에서는 상태전이를 위한 메시지가 순방향 DPDCH를 통하여 발생한 경우를 도시하였으나, 상태전이 메시지는 이동국의 역방향 DPDCH에서도 발생할 수 있다. 상기 도 8d의 순방향 DPDCH의 전송에 있어서 모든 TFCI, TPC, 파일럿심볼을 단속없이 그대로 전송할 수 있다. 상기 TPC비트 중에는 역방향 DPDCH내의 단속된 전력제어군의 파일럿심볼 위치의 전력세기를 측정하여 결정된 의미 없는 TPC값이 존재하기 때문에, 이동국은 역방향 DPDCH의 단속패턴을 고려하여 역방향 전력제어를 위하여 기지국이 송신한 TPC비트 중 상기 의미 없는 TPC값은 무시하고, 이전 전력제어군에서 송신한 송신전력과 동일한 세기로 송신한다. 또한, 상기 도 8d의 순방향 DPDCH의 전송에 있어서 TFCI, TPC만을 단속하고, 순방향 DPDCH내의 파일럿심볼은 단속하지 않을 수도 있다. 이 때의 단속패턴은 이동국의 역방향 DPDCH의 단속패턴과 동일하다. 순방향 DPDCH내의 TPC를 단속하는 전력제어군은 이동국이 송신한 DPDCH내의 단속된 전력제어군에 해당하는 파일럿 심볼을 측정하여 발생시킨 TPC를 말한다.

참조번호 808은 이동국에서 상태전이를 위한 메시지가 발생되어 역방향 DPDCH를 통하여 기지국으로 송신되는 것을 도시한 것이다. 이 경우, 역방향 DPDCH를 단속적 송신을 하던 이동국은 역방향 DPDCH를 통하여 상기 상태전이 메시지를 전송한 이후부터는 단속적 송신을 중단하고 DC=1로 송신을 계속할 수 있다. 또한 역방향 DPDCH를 단속적 송신을 하던 이동국은 상기 상태전이 메시지를 송신한 이후에도 단속적 송신을 지속하다가 상태전이가 일어나는 시점에서 단속적 송신을 중단하고 DC=1로 송신할 수도 있다.

도 9a는 순방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시한 도면이다. 순방향 DPDCH의 전송중단에 의하여 기지국과 이동국은 설정된 타이머값을 초과하거나 상태전이 메시지를 서로 교환 후 서로 약속된 시점에서 상태전이를 하게된다. 상기 도 9a에서는 순방향 DPDCH를 역방향 DPDCH의 단속패턴과 동일하게 단속하는 경우를 도시한 것이다. 상기 도 9a의 실시 예에서는 상태전이를 위한 메시지가 순방향 DPDCH를 통하여 발생한 경우를 도시하였으나, 상태전이 메시지는 이동국의 역방향 DPDCH를 통해서도 발생할 수 있다.

도 9b는 역방향 DPDCH의 전송중단에 따른 순방향 및 역방향 링크의 신호 송신도를 도시한 도면이다. 역방향 DPDCH의 전송중단에 의하여 기지국과 이동국은 설정된 타이머값을 초과하거나 상태전이 메시지를 서로 교환 후 서로 약속된 시점에서 상태전이를 하게된다. 상기 도 9b에서는 순방향 DPDCH를 역방향 DPDCH의 단속패턴과 동일하게 단속하는 경우를 도시한 것이다. 상기 도 9b의 실시 예에서는 상태전이를 위한 메시지가 순방향 DPDCH를 통하여 발생한 경우를 도시하였으나, 상태전이 메시지는 이동국의 역방향 DPDCH를 통해서도 발생할 수 있다.

상기의 도면 및 설명에서는 순방향과 역방향 프레임 시작 시점을 동일하게 도시하였다. 그러나, 실제의 UTRA시스템에서는 역방향의 프레임 시작시점을 순방향의 프레임시작 시정보다 250마이크로초 동안만큼 인위적으로 지연시킨다. 이것은 셀 반경이 약30km이내인 경우에 송신신호의 전송시간지연(Propagation delay)까지도 고려하여, 전력제어 시간지연을 1슬롯(1 slot=0.625ms)이 되도록 하기 위한 것이다. 따라서 상기 순방향과 역방향 프레임 시작시점의 인위적 시간지연을 고려하면, 본 발명의 단속송신에 따른 DPDCH 신호 송신도는 하기의 도 11a, 도 11b, 도 11c, 도 11d, 도 11e와 같이 나타낼 수 있다. 이러한 단속 송신을 가능하게 하는 기지국 송신장치 및 이동국 송신장치의 구성이 도 10a 및 도 10b에 도시되어 있다.

도 10a는 본 발명의 다른 실시 예에 따른 기지국 송신장치의 구성을 도시하고 있다. 도 4a에 도시된 본 발명의 일 실시 예에 따른 기지국 송신기 구성과 다른 점은 순방향 DPDCH를 구성하는 파일럿(Pilot), TPC 및 TFCI 비트들이 단속적 송신 제어기 (Gated Transmission Controller) 141에 의하여 각각 다른 패턴으로 단속적으로 송신이 될 수 있다는 점이다. 즉, 단속적 송신 제어기 (Gated Transmission Controller) 141은 순방향 및 역방향 DPDCH로 트래픽 데이터가 전송되지 않는 제어유지 부상 상태에서 순방향 DPDCH중에서 Pilot, TPC와 TFCI 비트를 이동국과 약속된 전력제어군(또는 시간슬롯)에서 단속적으로 송신을 하도록 하며, 상기 단속적 송신 제어기 141을 이용하여 n-1번째 슬롯(slot)의 파일럿(pilot)과 n번째의 TPC 및 TFCI 비트를 단속송신 단위로 구성할 수도 있다. 만약, 상기 단속송신 제어기 141을 이용하여 기지국이 제어유지 부상 상태에서 단속송신을 수행하는 도중에 시그널링 데이터를 전송시 시그널링 데이터가 송신되는 프레임구간에서는 pilot 및 TFCI에 대한 단속송신을 하지 않을 수도 있다.

또한, 상기 단속적 송신 제어기 141은 순방향 및 역방향 DPDCH로 트래픽 데이터가 전송되지 않는 제어유지 부상 상태에서 순

방향 DPCCH의 파일럿심볼, TPC 및 TFCI 비트를 포함한 한 전력제어군(또는 한 슬롯 전체)을 이동국과 약속된 전력제어군(또는 시간슬롯)에서 단속적으로 송신을 할 수도 있다.

상기의 순방향 단속적 송신 패턴은 역방향 단속적 송신 패턴과 동일한 패턴이지만 효율적인 전력제어를 위하여 둘 사이에는 오프셋이 존재할 수 있다. 상기의 오프셋은 시스템 파라미터로 주어진다.

또한 상기 단속적 송신제어기 141은 단속 위치 선정기250의 출력에 따라 단속되는 심볼들의 위치를 랜덤하게 선정하거나 또는 일정하게 규칙적으로 선정할 수 있다. 즉, 상기 단속 위치 선정기250은 일정하게 규칙적으로 단속되는 슬롯들의 위치를 결정할 수 있다. (예를들면 1/3 단속인 경우 3번째 슬롯, 6번째, 9번째— 등에서 송신함) 또한 상기 단속 위치 선정기 250은 상기 도 15a, 도 15b 및 도 16에 도시된 바와 같은 구성 및 방법으로 단속되는 슬롯의 위치를 랜덤하게 선정할 수 있다. 이런 경우 상기 단속 송신되는 슬롯 위치는 랜덤한 패턴에 의해 결정된다.

도 10b는 본 발명의 다른 실시 예에 따른 이동국 송신장치의 구성을 도시하고 있다. 도 4b에 도시된 본 발명의 일 실시 예에 따른 이동국 송신장치와의 구성상 차이점은 역방향 DPCCH를 구성하는 Pilot, TFCI, FBI 및 TPC 비트들이 단속적 송신 제어기 241에 의하여 각각 다른 패턴으로 송신이 단속될 수 있다는 점이다. 단속적 송신 제어기 (Gated Transmission Controller) 241은 순방향 및 역방향 DPCCH로 트래픽 데이터가 전송되지 않는 제어유지 부상태에서 역방향 DPCCH중에서 Pilot, TFCI, FBI와 TPC비트를 이동국과 약속된 전력제어군(또는 시간슬롯)에서 단속적으로 송신을 한다. 만약, 상기 단속송신 제어기 241을 이용하여 기지국이 제어유지 부상태에서 단속송신을 수행하는 도중에 시그널링 데이터를 전송시 시그널링 데이터가 송신되는 프레임구간에서는 pilot 및 TFCI에 대한 단속송신을 하지 않을 수도 있다.

또한, 단속적 송신 제어기 241은 순방향 및 역방향 DPCCH로 트래픽 데이터가 전송되지 않는 제어유지 부상태에서 역방향 DPCCH의 파일럿심볼, TFCI, FBI 및 TPC비트를 포함한 한 전력제어군(또는 한 슬롯 전체)을 이동국과 약속된 전력제어군(또는 시간슬롯)에서 단속적으로 송신을 할 수도 있다.

상기의 순방향 단속적 송신 패턴은 역방향 단속적 송신 패턴과 동일한 패턴이지만 효율적인 전력제어를 위하여 둘 사이에는 오프셋이 존재할 수 있다. 상기의 오프셋은 시스템 파라미터로 주어진다.

또한 상기 단속적 송신제어기 141은 단속 위치 선정기250의 출력에 따라 단속되는 심볼들의 위치를 랜덤하게 선정하거나 또는 일정하게 규칙적으로 선정할 수 있다. 즉, 상기 단속 위치 선정기250은 일정하게 규칙적으로 단속되는 슬롯들의 위치를 결정할 수 있다. (예를들면 1/3 단속인 경우 3번째 슬롯, 6번째, 9번째— 등에서 송신함) 또한 상기 단속 위치 선정기 250은 상기 도 15a, 도 15b 및 도 16에 도시된 바와 같은 구성 및 방법으로 단속되는 슬롯의 위치를 랜덤하게 선정할 수 있다. 이런 경우 상기 단속 송신되는 슬롯 위치는 랜덤한 패턴에 의해 결정된다.

하기의 도 11a 내지 도 11e와, 도 12a 내지 도 12d는 상기 도 10a 및 도 10b에 도시된 바와 같은 기지국 및 이동국 송신 장치에 의해 단속 송신이 수행될 시 신호 송신도들이다. 상기 도 11a 내지 도 11e는 프레임 길이가 10msec이고, 한 프레임 내에 전력제어군(Power Control Group)이 16개 존재하는 경우, 즉 하나의 전력제어군의 길이가 0.625 msec인 경우에 단속 송신이 수행됨을 보여주고 있다. 상기 도 12a 내지 도 12d는 프레임 길이가 10 msec이고, 한 프레임 내에 전력제어군(Power Control Group)이 15개 존재하는 경우, 즉 전력제어군의 길이가 0.667 msec인 경우에 단속 송신이 수행됨을 보여주고 있다.

도 11a는 본 발명의 순방향 및 역방향 DPCCH의 단속송신에 대한 제1실시 예에 따른 신호 송신도이다. 상기 도 11a에서 도시한 바와 같이 순방향 DPCCH의 단속송신 단위는 슬롯단위가 아닐 수도 있다. 즉, 인접한 두 개의 슬롯에서 n번째 슬롯의 파일럿심볼과 n+1번째 슬롯의 TFCI, TPC를 순방향 DPCCH의 단속송신 단위로 설정한다. 예를 들어, 게이팅율이 1/2인 경우에 슬롯번호 0의 파일럿심볼과, 슬롯번호 1의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 게이팅율이 1/4인 경우에 슬롯번호 2의 파일럿심볼과, 슬롯번호 3의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 게이팅율이 1/8인 경우에 슬롯번호 6의 파일럿심볼과, 슬롯번호 7의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 이것은 수신기에서 TPC신호의 복조방법에 따라 n+1번째의 TPC를 복조하기 위하여 n번째의 파일럿 심볼이 필요할 수도 있기 때문에, 순방향 DPCCH 단속송신의 단위를 실제 슬롯단위와는 다르게 한 것이다.

위와 같은 단속송신을 하는 동안에 시그널링 메시지가 발생할 경우 순방향 혹은 역방향 DPCCH로 전송하게 된다. 따라서 프레임 시작부분의 성능이 매우 중요하다. 본 발명에서는 상기 도 10a의 도면에 나타난 바와 같이, 슬롯번호 15(16번째 슬롯, 한 프레임의 마지막 슬롯)에 순방향 DPCCH의 TPC와 역방향 DPCCH의 TPC가 위치하도록 하여, n+1번째 프레임의 첫 번째 슬롯을 n번째의 마지막 슬롯에 존재하는 TPC를 이용하여 전력 제어할 수 있도록 한다. 즉, 한 프레임의 마지막 슬롯에 다음 프레임의 첫 번째 슬롯을 전력제어하기 위한 TPC를 위치시키는 것이다.

한편, 앞서 설명한 UTRA시스템에서는 순방향과 역방향 프레임 시작시점의 오프셋(offset)이 250마이크로초로 고정되어 있다. 그러나, 순방향 및 역방향 DPCCH 단속송신에서는 상기 오프셋값이 호설정 과정에서 기지국과 단말이 DPCCH 단속송신에 대한 파라메타 교환과정에서 임의의 값으로 변경될 수도 있다. 상기 오프셋값은 호설정 과정에서 기지국과 단말의 전송지연을 고려하여 적절한 값으로 설정한다. 즉, 셀 반경이 30km이상인 경우에는 DPCCH 단속 송신시 종래의 250마이크로초 보다는 큰 값을 둘 수도 있으며, 그 값은 실험에 의한 값이 될 수 있다.

도 11b는 본 발명의 순방향 및 역방향 DPCCH의 단속송신에 대한 제2실시 예에 따른 신호 송신도이다. 게이팅율이 $1/2$, $1/4$, $1/8$ 인 각 경우에 대하여 단속송신이 시작될 때 순방향(Downlink) DPCCH의 전송이 역방향(Uplink) DPCCH의 전송보다 앞서는 경우를 도시한 것이다. 이러한 차이가 게이팅율이 $1/2$, $1/4$, $1/8$ 인 각 경우에 'DL-UL timing'으로 표시되어 있다.

상기 도 11b를 참조하면, 인접한 두 개의 슬롯에서 n번째 슬롯의 파일럿심볼과 n+1번째 슬롯의 TFCI, TPC를 순방향 DPCCH의 단속송신 단위로 설정한다. 예를 들어, 게이팅율이 $1/2$ 인 경우에 슬롯번호 0의 파일럿심볼과, 슬롯번호 1의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 게이팅율이 $1/4$ 인 경우에 슬롯번호 2의 파일럿심볼과, 슬롯번호 3의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 게이팅율이 $1/8$ 인 경우에 슬롯번호 6의 파일럿심볼과, 슬롯번호 7의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다.

또한 한 프레임의 마지막 슬롯에 다음 프레임의 첫 번째 슬롯을 전력제어하기 위한 TPC를 위치시키되어 있음을 알 수 있다. 즉, 슬롯번호 15(16번째 슬롯)에 순방향(Downlink) DPCCH의 TPC와 역방향(Uplink) DPCCH의 TPC가 동시에 위치되어 있다.

도 11c는 본 발명의 순방향 및 역방향 DPCCH의 단속송신에 대한 제3실시 예에 따른 신호 송신도이다. 게이팅율이 $1/2$, $1/4$, $1/8$ 인 각 경우에 대하여 단속송신 시작될 때 역방향(Uplink) DPCCH의 전송이 순방향(Downlink) DPCCH의 전송보다 앞서는 경우를 도시한 것이다.

상기 도 11c를 참조하면, 인접한 두 개의 슬롯에서 n번째 슬롯의 파일럿심볼과 n+1번째 슬롯의 TFCI, TPC를 순방향 DPCCH의 단속송신 단위로 설정한다. 예를 들어, 게이팅율이 $1/2$ 인 경우에 슬롯번호 1의 파일럿심볼과, 슬롯번호 2의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 게이팅율이 $1/4$ 인 경우에 슬롯번호 2의 파일럿심볼과, 슬롯번호 3의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 게이팅율이 $1/8$ 인 경우에 슬롯번호 6의 파일럿심볼과, 슬롯번호 7의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다.

또한 한 프레임의 마지막 슬롯에 다음 프레임의 첫 번째 슬롯을 전력제어하기 위한 TPC를 위치시키되어 있음을 알 수 있다. 즉, 슬롯번호 15(16번째 슬롯)에 순방향(Downlink) DPCCH의 TPC와 역방향(Uplink) DPCCH의 TPC가 동시에 위치되어 있다.

도 11d는 본 발명의 순방향 및 역방향 DPCCH의 단속송신에 대한 제4실시 예에 따른 신호 송신도이다. 게이팅율이 $1/2$, $1/4$, $1/8$ 인 각 경우에 대하여 단속송신이 시작될 때 순방향(Downlink) DPCCH의 전송이 역방향(Uplink) DPCCH의 전송보다 앞서고, 순방향과 역방향 단속송신 패턴을 같은 간격으로 설정한 경우를 도시한 것이다.

상기 도 11d를 참조하면, 인접한 두 개의 슬롯에서 n번째 슬롯의 파일럿심볼과 n+1번째 슬롯의 TFCI, TPC를 순방향 DPCCH의 단속송신 단위로 설정한다. 예를 들어, 게이팅율이 $1/2$ 인 경우에 슬롯번호 0의 파일럿심볼과, 슬롯번호 1의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 게이팅율이 $1/4$ 인 경우에 슬롯번호 0의 파일럿심볼과, 슬롯번호 1의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 게이팅율이 $1/8$ 인 경우에 슬롯번호 2의 파일럿심볼과, 슬롯번호 3의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다.

또한 한 프레임의 마지막 슬롯에 다음 프레임의 첫 번째 슬롯을 전력제어하기 위한 TPC를 위치시키되어 있음을 알 수 있다. 즉, 슬롯번호 15(16번째 슬롯)에 순방향(Downlink) DPCCH의 TPC와 역방향(Uplink) DPCCH의 TPC가 동시에 위치되어 있다.

도 11e는 본 발명의 순방향 및 역방향 DPCCH의 단속송신에 대한 제5실시 예에 따른 신호 송신도를 도시한 것이다. 게이팅율이 1/2, 1/4, 1/8인 각 경우에 대하여 단속송신이 시작될 때 역방향(Uplink) DPCCH의 전송이 순방향(Downlink) DPCCH의 전송보다 앞서고, 순방향과 역방향 단속송신 패턴을 같은 간격으로 설정한 경우를 도시한 것이다.

상기 도 11e를 참조하면, 인접한 두 개의 슬롯에서 n번째 슬롯의 파일럿심볼과 n+1번째 슬롯의 TFCI, TPC를 순방향 DPCCH의 단속송신 단위로 설정한다. 예를 들어, 게이팅율이 1/2인 경우에 슬롯번호 1의 파일럿심볼과, 슬롯번호 2의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 게이팅율이 1/4인 경우에 슬롯번호 2의 파일럿심볼과, 슬롯번호 3의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다. 게이팅율이 1/8인 경우에 슬롯번호 6의 파일럿심볼과, 슬롯번호 7의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다.

또한 한 프레임의 마지막 슬롯에 다음 프레임의 첫 번째 슬롯을 전력제어하기 위한 TPC를 위치시키되어 있음을 알 수 있다. 즉, 슬롯번호 15(16번째 슬롯)에 순방향(Downlink) DPCCH의 TPC와 역방향(Uplink) DPCCH의 TPC가 동시에 위치되어 있다.

도 12a는 본 발명의 순방향 및 역방향 DPCCH의 단속송신에 대한 제6실시 예에 따른 신호 송신도이다. 상기 도 12a는 순방향 및 역방향 DPCCH의 단속송신을 위한 게이팅율(Gating Rate)이 1/3인 경우, 즉 전체 전력제어군중에서 1/3의 전력제어군에 해당하는 부분에서 단속 송신이 일어나는 경우를 보여주는 도면이다. 전체 15개의 전력제어군중에서 5개의 전력제어군에 해당하는 부분에서 단속 송신이 일어나는 것이다. 이때 순방향 DPCCH의 단속송신 단위는 슬롯단위가 아닌 것으로 설정된다. 즉, 인접한 두 개의 슬롯에서 n번째 슬롯의 파일럿심볼과 n+1번째 슬롯의 TPC, TFCI를 순방향 DPCCH의 단속송신 단위로 설정한다. 따라서 전송되는 순서는 N번째 슬롯의 파일럿 심볼을 전송하고, 이후 n+1번째 슬롯의 TPC 심볼 및 TFCI 심볼을 붙여서 전송한다.

상기 도 12a의 <case 1>은 단속송신이 시작될 때 역방향(Uplink) DPCCH의 전송이 순방향(Downlink) DPCCH의 전송과 동일하게 수행되고, 순방향과 역방향 단속송신 패턴이 같은 간격으로 설정된 경우를 도시한 것이다. 이때 인접한 두 개의 슬롯인 슬롯번호 1의 파일럿심볼과 슬롯번호 2의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 4의 파일럿심볼과 슬롯번호 5의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 7의 파일럿심볼과 슬롯번호 8의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 10의 파일럿심볼과 슬롯번호 11의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 13의 파일럿심볼과 슬롯번호 14의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다.

<case 2>는 단속송신이 시작될 때 역방향(Uplink) DPCCH의 전송이 순방향(Downlink) DPCCH의 전송보다 앞서는 경우를 도시한 것이다. 이때 인접한 두 개의 슬롯인 슬롯번호 0의 파일럿심볼과 슬롯번호 1의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 3의 파일럿심볼과 슬롯번호 4의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 6의 파일럿심볼과 슬롯번호 7의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 9의 파일럿심볼과 슬롯번호 10의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 12의 파일럿심볼과 슬롯번호 13의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다.

<case 3>은 단속송신이 시작될 때 역방향(Uplink) DPCCH의 전송이 순방향(Downlink) DPCCH의 전송보다 앞서는 경우를 도시한 것이다. 이때 인접한 두 개의 슬롯인 슬롯번호 1의 파일럿심볼과 슬롯번호 2의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 4의 파일럿심볼과 슬롯번호 5의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 7의 파일럿심볼과 슬롯번호 8의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 10의 파일럿심볼과 슬롯번호 11의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 13의 파일럿심볼과 슬롯번호 14의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다.

<case 4>는 단속송신이 시작될 때 역방향(Uplink) DPCCH의 전송이 순방향(Downlink) DPCCH의 전송보다 뒤지는 경우를 도

시한 것이다. 이때 인접한 두 개의 슬롯인 이전 슬롯번호 14의 파일럿심볼과 슬롯번호 0의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 2의 파일럿심볼과 슬롯번호 3의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 5의 파일럿심볼과 슬롯번호 6의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 8의 파일럿심볼과 슬롯번호 9의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 11의 파일럿심볼과 슬롯번호 12의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다.

<case 5>는 단속송신이 시작될 때 역방향(Uplink) DPCCH의 전송이 순방향(Downlink) DPCCH의 전송보다 뒤지는 경우를 도시한 것이다. 이때 인접한 두 개의 슬롯인 슬롯번호 0의 파일럿심볼과 슬롯번호 1의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 3의 파일럿심볼과 슬롯번호 4의 TFCI, TPC가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 6의 파일럿심볼과 슬롯번호 7의 TPC, TFCI가 순방?d1020010107338?Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 9의 파일럿심볼과 슬롯번호 10의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 12의 파일럿심볼과 슬롯번호 13의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다.

도 12b는 본 발명의 순방향 및 역방향 DPCCH의 단속송신에 대한 제7실시 예에 따른 신호 송신도이다. 상기 도 12b는 순방향 및 역방향 DPCCH의 단속송신을 위한 게이팅율(Gating Rate)이 $1/5$ 인 경우, 즉 전체 전력제어군중에서 $1/5$ 의 전력제어군에 해당하는 부분에서 단속 송신이 일어나는 경우를 보여주는 도면이다. 전체 15개의 전력제어군중에서 3개의 전력제어군에 해당하는 부분에서 송신이 일어나는 것이다. 이때 순방향 DPCCH의 단속송신 단위는 슬롯단위가 아닌 것으로 설정된다. 즉, 인접한 두 개의 슬롯에서 n 번째 슬롯의 파일럿심볼과 $n+1$ 번째 슬롯의 TFCI, TPC를 순방향 DPCCH의 단속송신 단위로 설정한다. 따라서 5개의 슬롯을 기준으로 한개의 파일럿심볼, TPC 심볼 및 TFCI 심볼들을 전송하며, 심볼들의 전송 순서는 n 번째 슬롯의 파일럿 심볼을 전송하고 이후 $n+1$ 번째 슬롯의 TPC 심볼 및 TFCI 심볼을 전송한다. 이때 상기 TPC 심볼 및 TFCI 심볼은 붙어서 연속 전송한다.

상기 도 12b를 참조하면, 인접한 두 개의 슬롯인 슬롯번호 3의 파일럿심볼과 슬롯번호 4의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 8의 파일럿심볼과 슬롯번호 9의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었고, 슬롯번호 13의 파일럿심볼과 슬롯번호 14의 TPC, TFCI가 순방향(Downlink) DPCCH의 단속송신 단위로 설정되었다.

도 12c는 본 발명의 순방향 및 역방향 DPCCH의 단속송신에 대한 제8실시 예에 따른 신호 송신도이다.

상기 도 12c를 참조하면, 단속 송신 패턴은 제어유지 부상태에서 역방향 DPCCH의 제일 마지막 전력제어군을 단속 송신하지 않는 것으로 설정된다. 이러한 단속 송신 패턴은 기지국에서 채널 추정을 수행할 시 프레임의 제일 마지막 전력제어군의 파일럿 심볼들을 이용할 수 있기 때문에 채널 추정 성능이 우수하다. 또한 기지국에서 이동국이 송신한 FBI 비트를 프로세싱하는데 소요되는 시간을 증가시킬 수 있다.

도 12d는 본 발명의 순방향 및 역방향 DPCCH의 단속송신에 대한 제9실시 예에 따른 신호 송신도로, 제어유지 부상태에서 단속적 송신을 수행하는 동안 순방향 메시지 송신에 따른 단속 송신 패턴을 보여주고 있다.

상기 도 12d를 참조하면, 순방향 메시지가 송신되는 프레임 구간 동안(DPDCH transmission)에 파일럿 및 TFCI는 단속 송신을 중단하고, TPC만을 단속 패턴에 따라 계속적으로 단속 송신을 할 수도 있다.

상기 도 12d에 도시된 바와 같이, 본 발명은 역방향 메시지가 송신되는 프레임 구간 동안(DPDCH transmission)에 파일럿 및 TFCI는 단속 송신을 중단하고, FBI 및 TPC를 단속 패턴에 따라 계속적으로 송신을 할 수도 있다.

이하 이동국과 기지국이 게이팅을 시작한 경우에 상대방으로부터 받은 신호를 측정하여 전력제어비트를 전송하는 것을 설명한다.

Gating은 상위계층에서 지시하는 시간에 시작하고 종료한다. Gating 모드에서 기지국과 이동국은 송신할 DPCH에 DPDCH가

존재하는지 존재하지 않는지 여부에 따라 그 동작이 달라지게 된다. DPCH에 DPDCH가 포함되어 있지 않은 경우 송신기는 특정 타임슬롯 (이하 gating 패턴이라 칭함)에서만 송신을 하며 그 이외의 타임슬롯에서는 송신을 중단한다. DPCH에 DPDCH가 포함되어 있는 경우 송신기는 모든 타임슬롯에서 송신을 한다. 그러나 수신기는 모든 타임슬롯 중에서 gating 패턴에 의해 지정된 타임슬롯만 전력제어 관점에서 유효한 타임슬롯으로 인식한다. Gating은 기지국과 이동국간의 하향링크에서만 적용될 수도 있고 상향링크와 하향링크에 동시에 적용될 수도 있다. Gating에서의 전력제어는 상기 하향링크에만 gating이 적용될 때와 상향링크와 하향링크에 동시에 gating이 적용될 때 서로 다르게 동작한다. 상향링크 전력제어는 기지국이 상향링크의 quality를 측정하여 전력제어비트 (TPC, Transmit Power Control)를 발생하는 방법과 상기 발생된 전력제어비트를 하향 링크를 통해 전송하였을 때 이동국이 이를 수신하여 이동국 송신전력을 조절하는 방법을 포함한다. 하향링크 전력제어는 이동국이 하향링크의 quality를 측정하여 전력제어비트를 발생하는 방법과 상기 발생된 전력제어비트를 상향링크를 통해 전송하였을 때 기지국이 이를 수신하여 기지국 송신전력을 조절하는 방법을 포함한다. 따라서 gating 중의 전력제어 방식을 설명할 때, 전력제어비트를 발생하고 전송하는 시점과 수신된 전력제어비트를 이용하여 송신전력을 조절하는 시점을 기지국과 이동국의 관점에서 나누어 설명하기로 한다.

1. 상향링크와 하향링크에 gating이 적용될 때의 전력제어

상향링크와 하향링크에 gating이 적용되면 기지국과 이동국이 송신할 수 있는 타임슬롯이 불연속적인 패턴 (이하 gating 패턴으로 칭함)으로 존재하게 되므로 gating 패턴을 고려하여 전력제어를 실시해야 한다. 도17-a와 도17-b는 상향링크와 하향링크 모두 gating이 적용될 때의 전력제어 시간관계를 그린 도면이다. 상기 도17-a와 도17-b를 바탕으로 하기의 전력제어 동작을 설명하기로 한다.

이동국은 기지국으로부터 가장 최근 유효한 타임슬롯에 수신한, 즉 하향링크에서 gating-off되지 않고 송신된 타임슬롯에서 전력제어비트를 추출하여 이 전력제어비트의 값에 따라 이동국 송신전력을 조절한다. Gating 패턴의 종류에 따라 하향링크의 유효한 타임슬롯과 상향링크의 유효한 타임슬롯이 서로 다를 수 있으므로 이동국은 유효한 수신 전력제어비트를 저장하고 있다가 송신할 수 있는 타임슬롯이 되면 이를 적용하여 송신한다.

이동국은 유효한 하향링크의 타임슬롯동안 하향링크의 quality를 측정하여 전력제어비트를 발생한다. 이렇게 발생된 전력제어비트는 유효한 상향링크 타임슬롯이 될 때까지 저장하였다가 송신한다.

기지국은 이동국으로부터 가장 최근 유효한 타임슬롯에 수신한, 즉 상향링크에서 gating-off되지 않고 송신된 타임슬롯에서 전력제어비트를 추출하여 이 전력제어비트의 값에 따라 기지국 송신전력을 조절한다. Gating 패턴의 종류에 따라 상향링크의 유효한 타임슬롯과 하향링크의 유효한 타임슬롯이 서로 다를 수 있으므로 이동국은 유효한 수신 전력제어비트를 저장하고 있다가 송신할 수 있는 타임슬롯이 되면 이를 적용하여 송신한다.

기지국은 유효한 상향링크의 타임슬롯동안 상향링크의 quality를 측정하여 전력제어비트를 발생한다. 이렇게 발생된 전력제어비트는 유효한 하향링크 타임슬롯이 될 때까지 저장하였다가 송신한다.

2. 하향링크에만 gating이 적용될 때의 전력제어

하향링크에만 gating이 적용되면 이동국은 연속적으로 송신을 하는 반면 기지국은 송신할 수 있는 타임슬롯이 불연속적인 패턴 (이하 gating 패턴으로 칭함) 으로 존재하게 되므로 상기 양방향 gating에서와 달리 전력제어를 실시해야 한다. 도 18-a와 도 18-b는 하향링크에서만 gating이 적용될 때의 전력제어 시간관계를 그린 도면이다. 상기 도 18-a와 도 18-b를 바탕으로 하기의 전력제어 동작을 설명하기로 한다.

이동국은 기지국으로부터 가장 최근 유효한 타임슬롯에 수신한, 즉 하향링크에서 gating-off되지 않고 송신된 타임슬롯에서 전력제어비트를 추출하여 이 전력제어비트의 값에 따라 이동국 송신전력을 조절한다. Gating 패턴의 종류에 따라 하향링크의 유효한 타임슬롯과 상향링크의 유효한 타임슬롯이 서로 다를 수 있으므로 이동국은 유효한 수신 전력제어비트를 저장하고 있다가 송신할 수 있는 타임슬롯이 되면 이를 적용하여 송신한다.

이동국은 유효한 하향링크의 타임슬롯동안 하향링크의 quality를 측정하여 전력제어비트를 발생한다. 이동국은 이렇게 발생된 전력제어비트를 즉시 전송하며 새로운 전력제어비트를 발생할 때까지 반복해서 송신한다. 이동국이 전력제어비트를 반복해서 송신하는 이유는 기지국에서 하향링크를 통해 송신할 수 있는 타임슬롯이 될때까지 한개 이상의 전력제어비트를 기지국이 수신하게 되므로 반복전송하여 전력제어비트 오류확률을 줄이기 위함이다.

기지국은 이동국으로부터 수신한 전력제어비트를 추출하여 이 전력제어비트의 값에 따라 기지국 송신전력을 조절한다. 이때 기지국은 이동국이 반복해서 송신한 한개 이상의 전력제어비트들을 이용하여 전력제어비트를 추출하여 사용할 수 있다

발명의 효과

상술한 바와 같이 본 발명은 기지국에서의 동기 재 포착 과정에 소비되는 시간을 최소화함과 동시에 역방향 DPCCCH의 연속적인 송신에 의한 간섭증가 및 이동국 사용시간 감소, 순방향 링크로의 역방향 전력제어비트 송신에 의한 간섭 증가 등을 최소화시킴으로써 용량을 증대 시킬 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1. 이동통신 시스템의 제어채널 신호를 단속 송신하는 방법에 있어서,

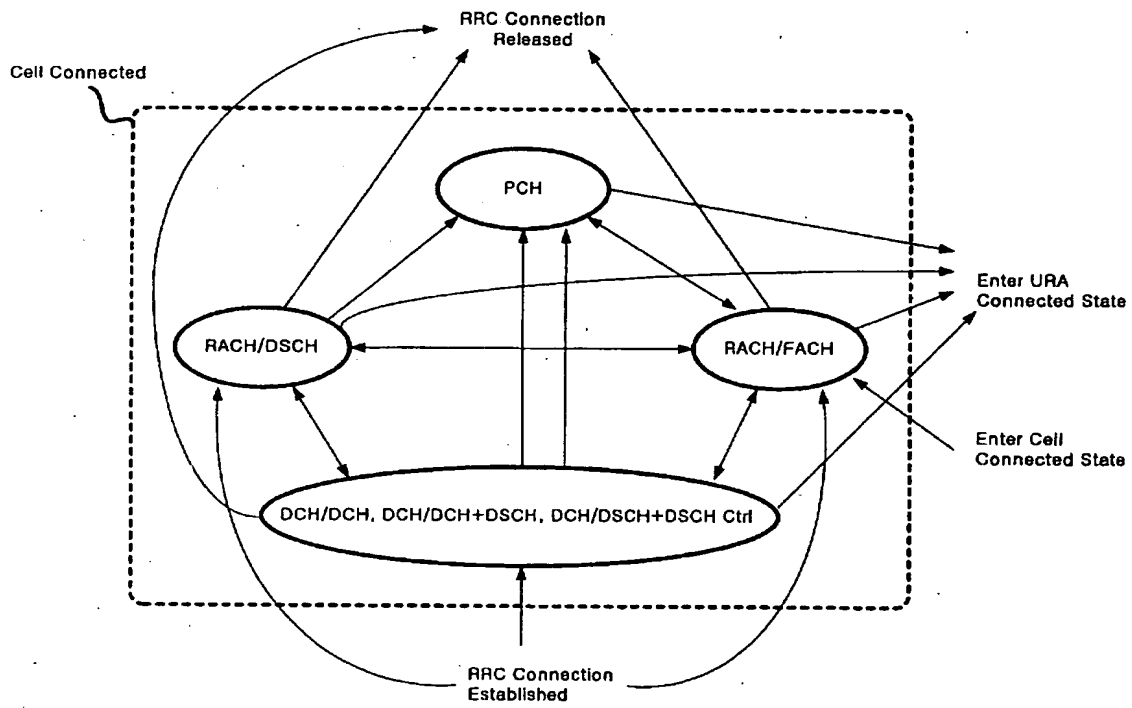
이동국이 데이터 채널로 전송할 데이터가 일정기간동안 없는 경우에 DPCCCH신호를 슬롯 단위로 단속적으로 송신하는 과정과,

상기 단속적으로 송신되는 하나의 슬롯 신호를 기지국이 수신하여 수신전력을 측정하여 전력제어 신호를 발생하는 과정과

상기 발생된 전력제어신호를 다음 전력제어 신호를 발생할 때 까지 슬롯에 연속적으로전송하는 과정을 포함하는 방법.

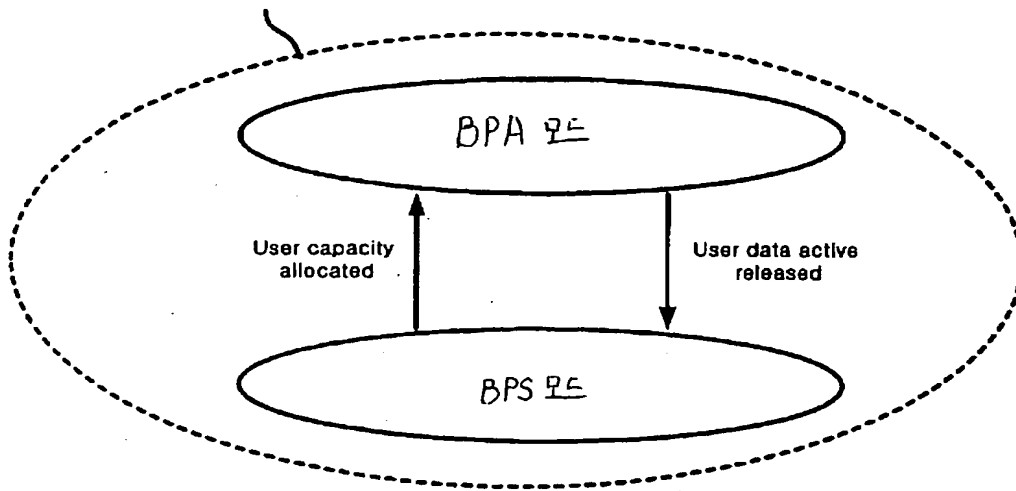
도면

도면 1a

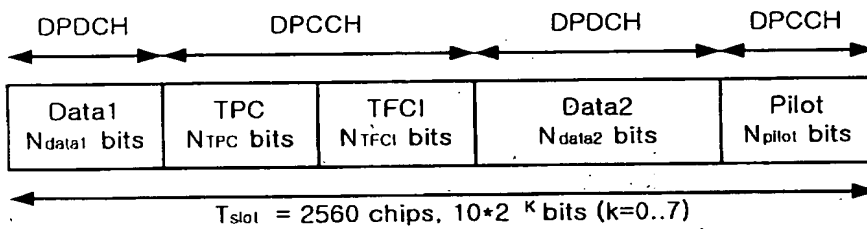


도면 1b

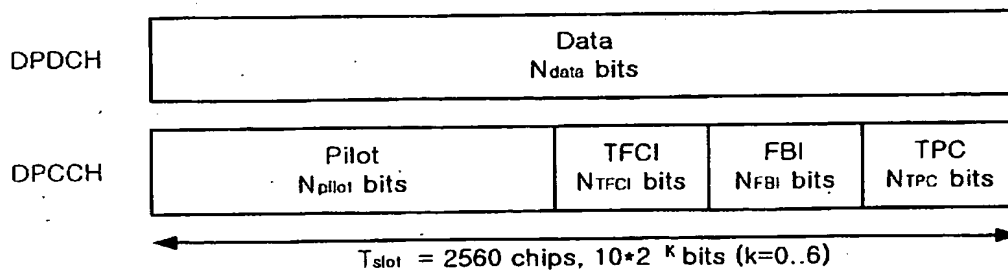
DCH/DCH, DCH/DCH+DSCH, DCH/DSCH+DSCH CMI



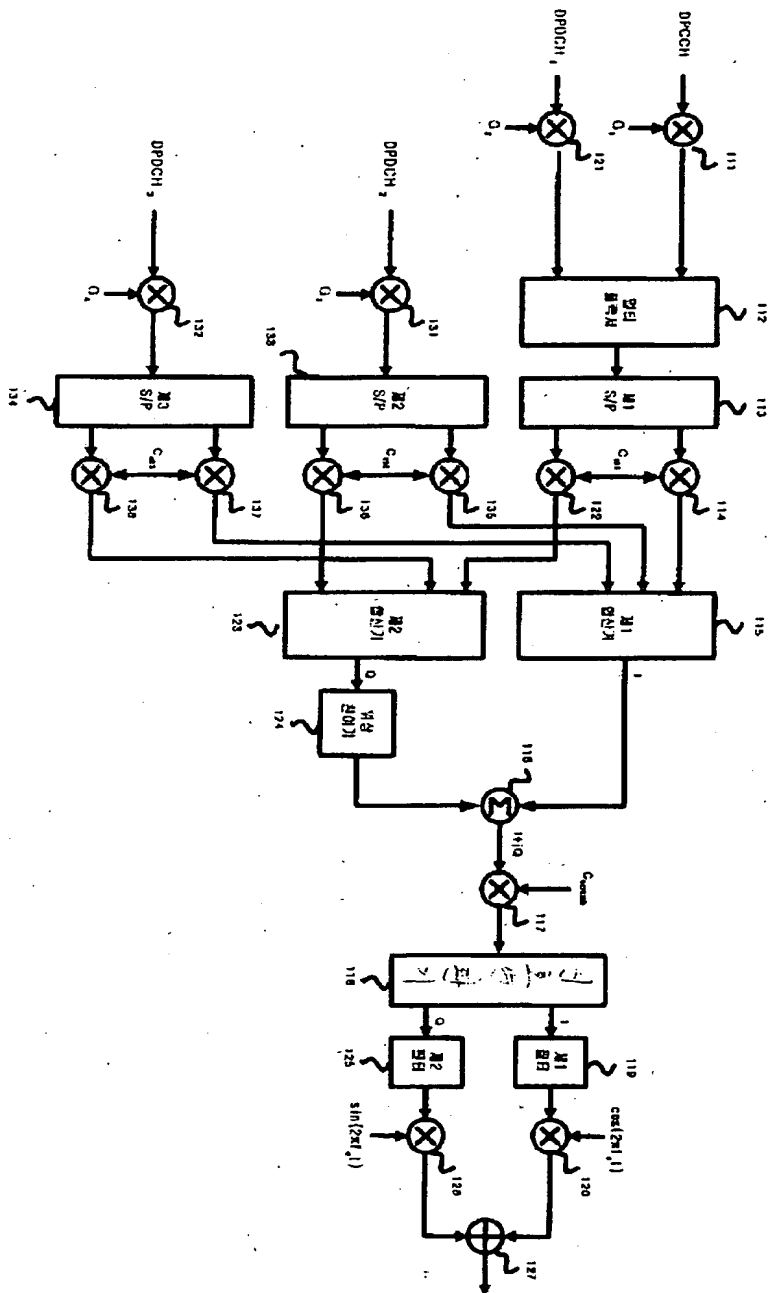
도면 2a



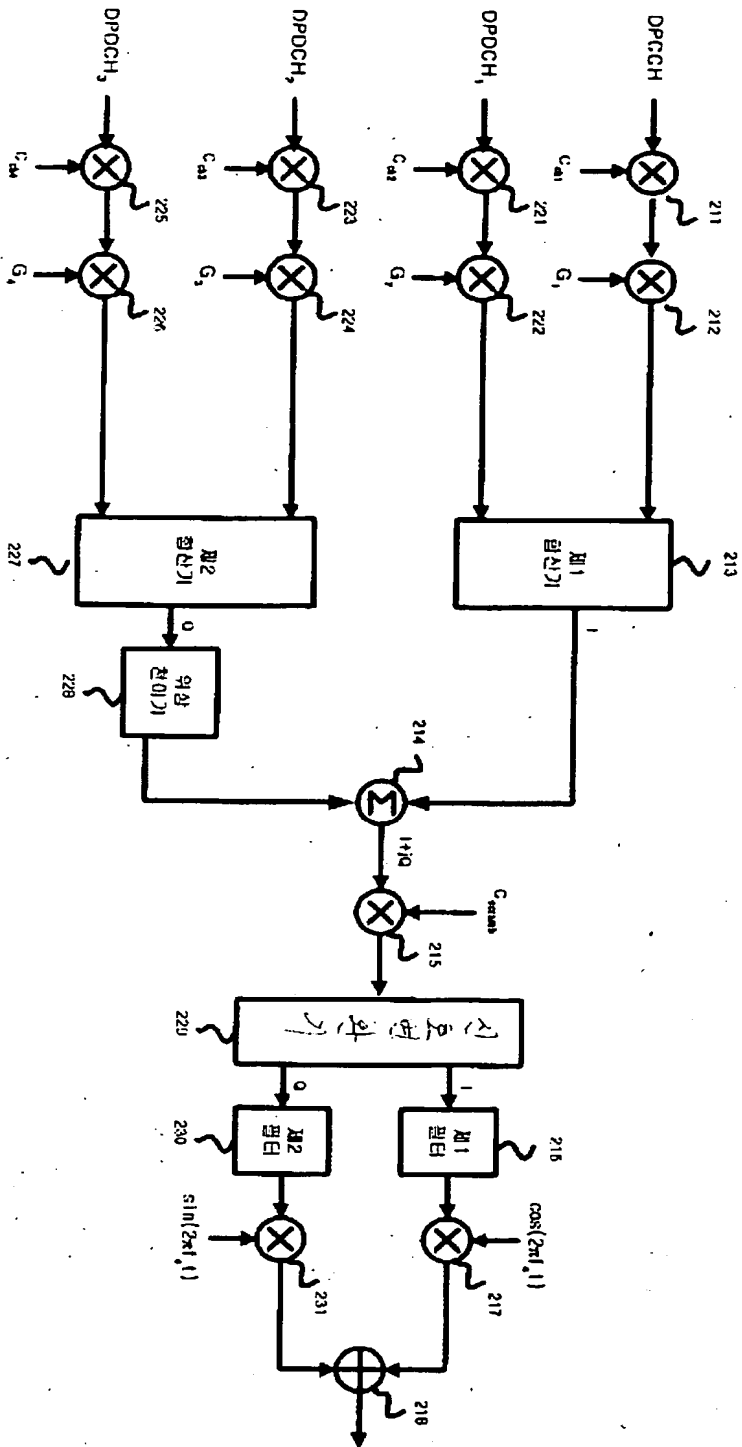
도면 2b



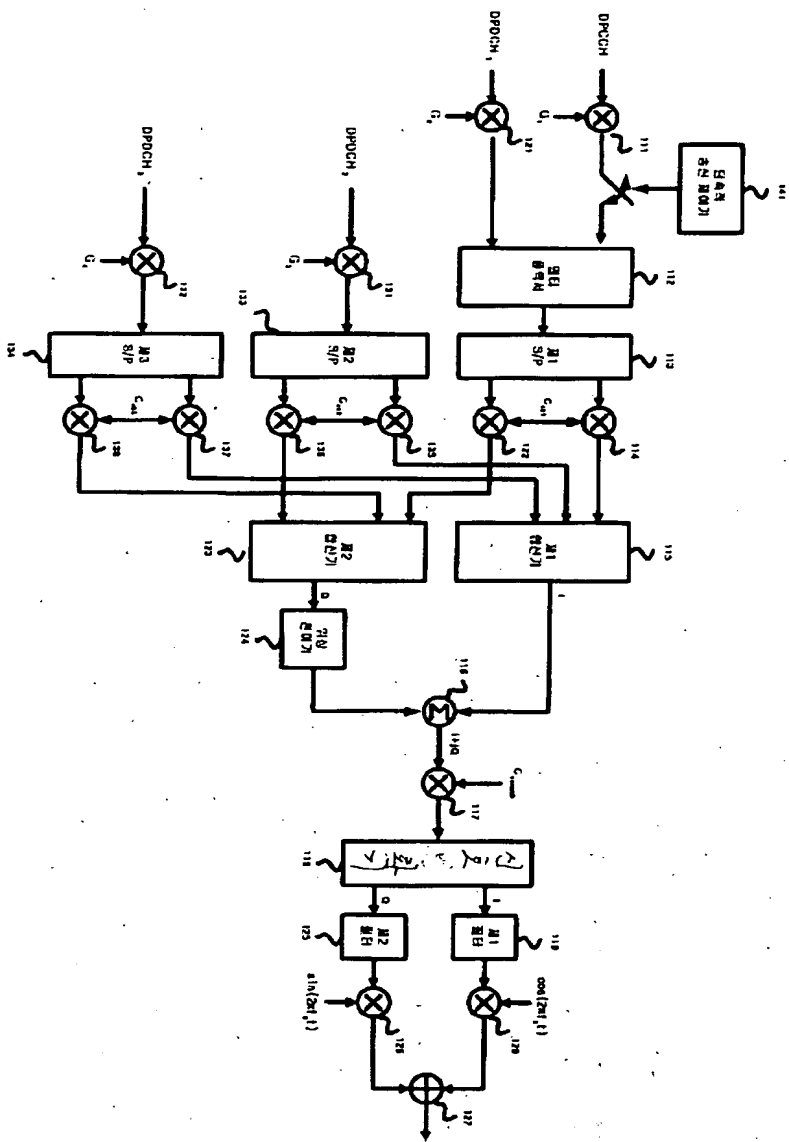
도면 3a



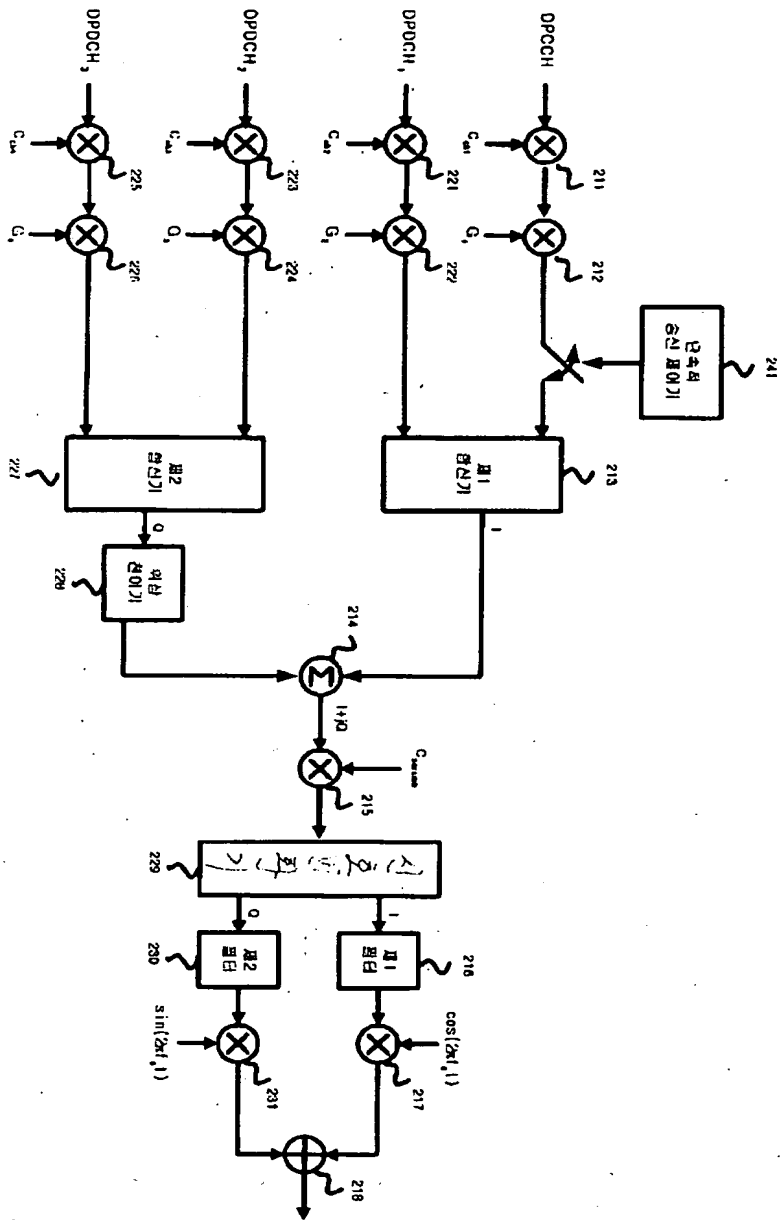
도면 3b



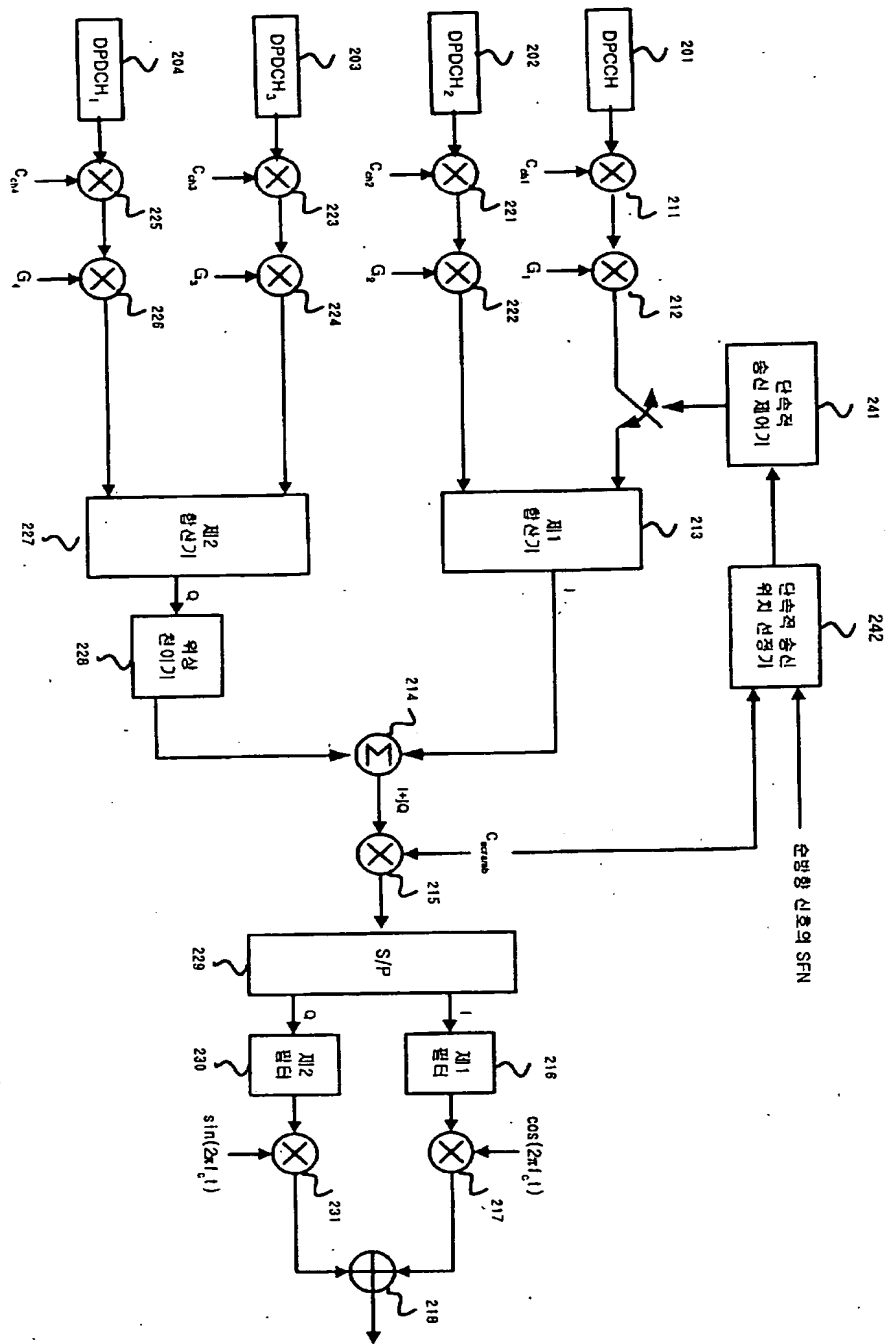
도면 4a

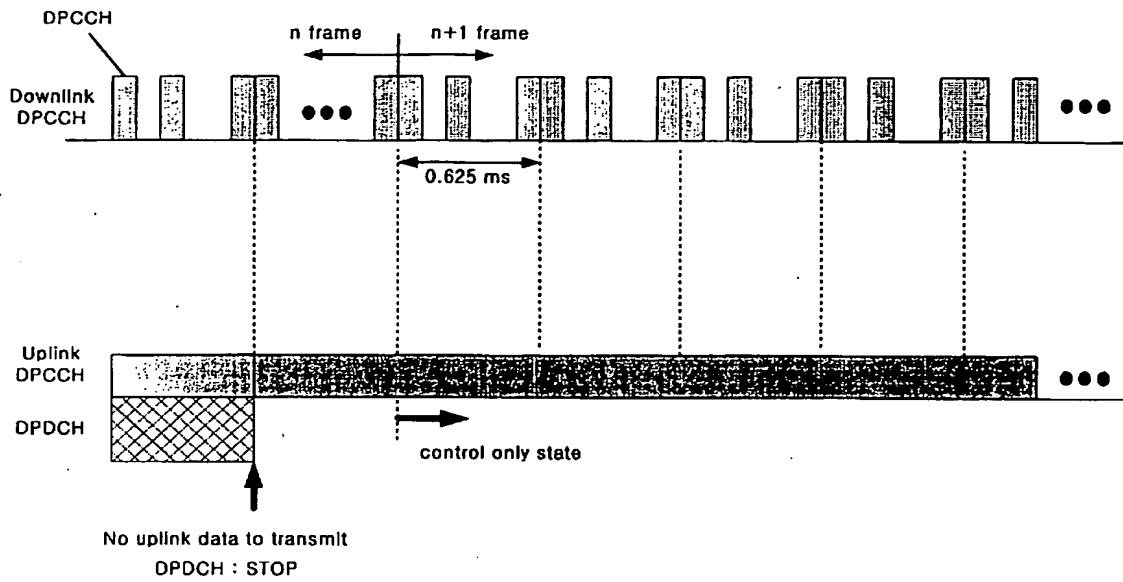


도면4b

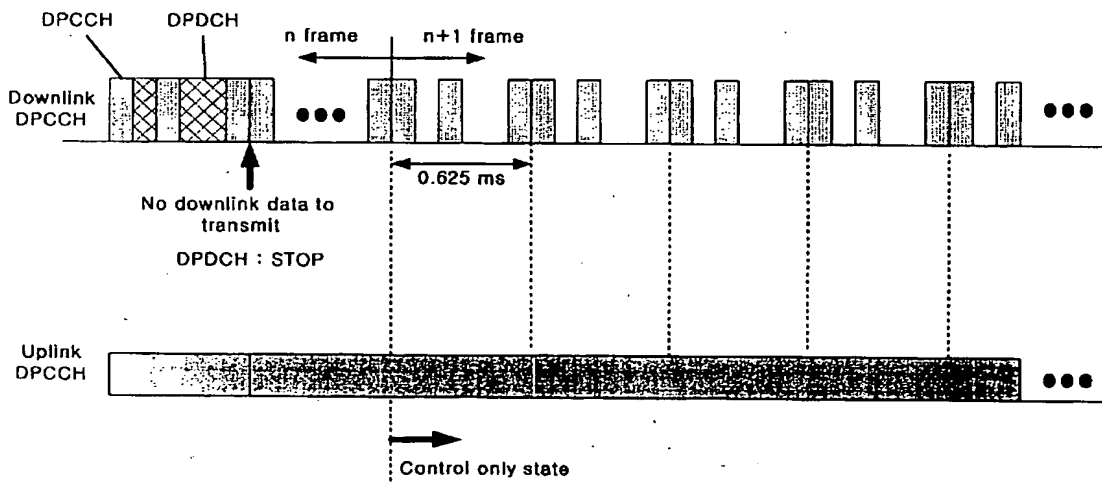


도면4c

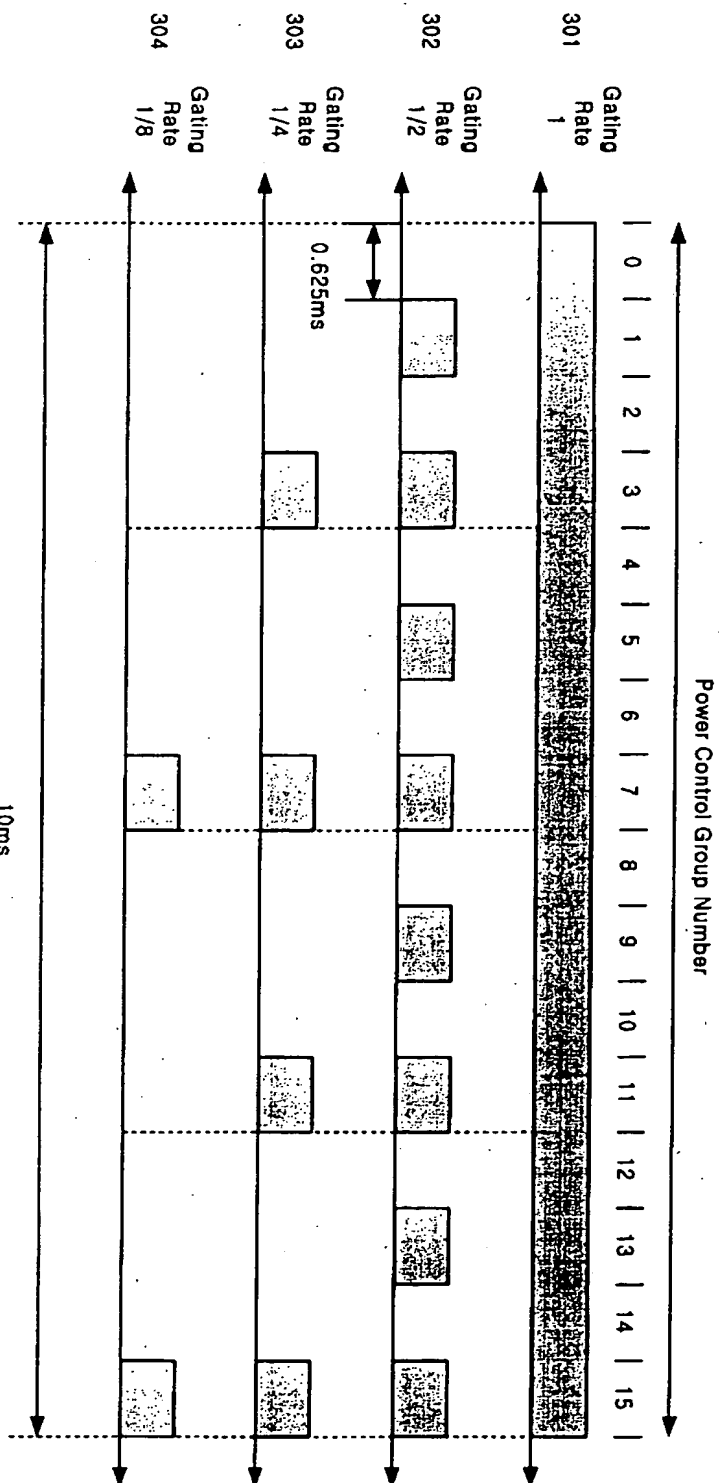




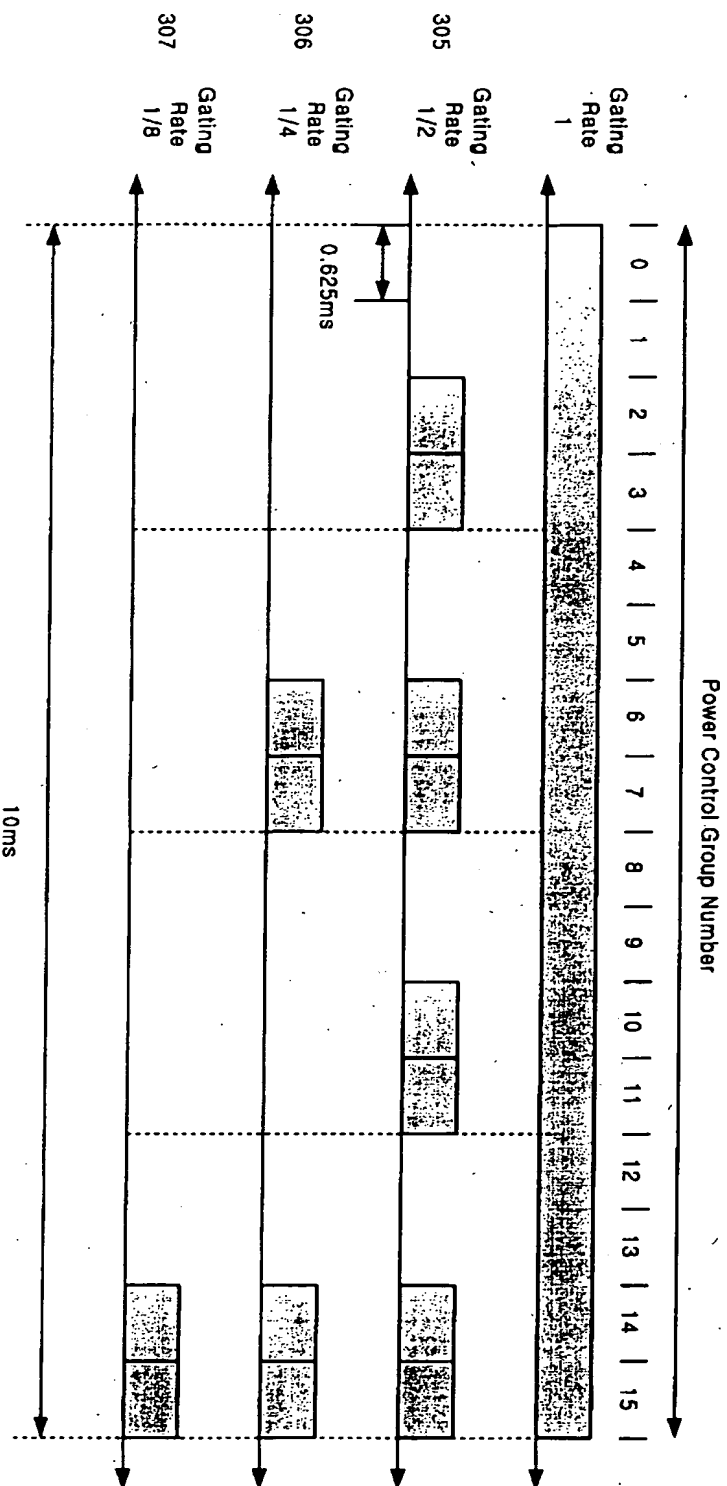
도면5b



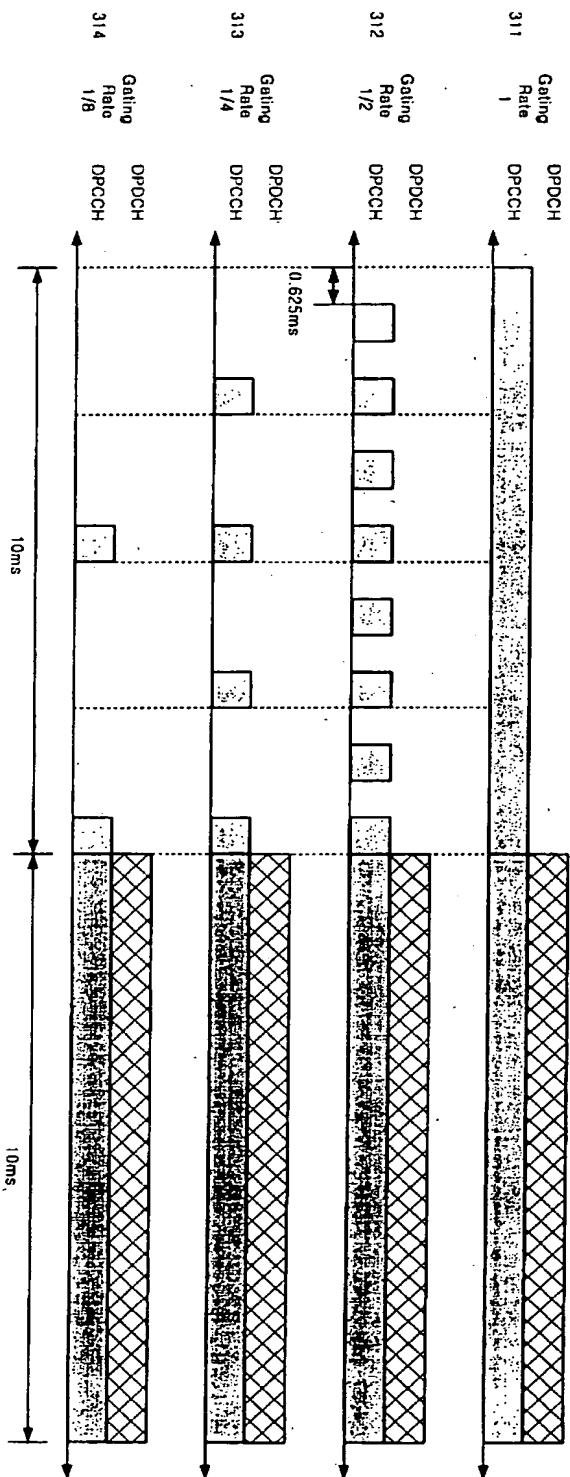
도면6a



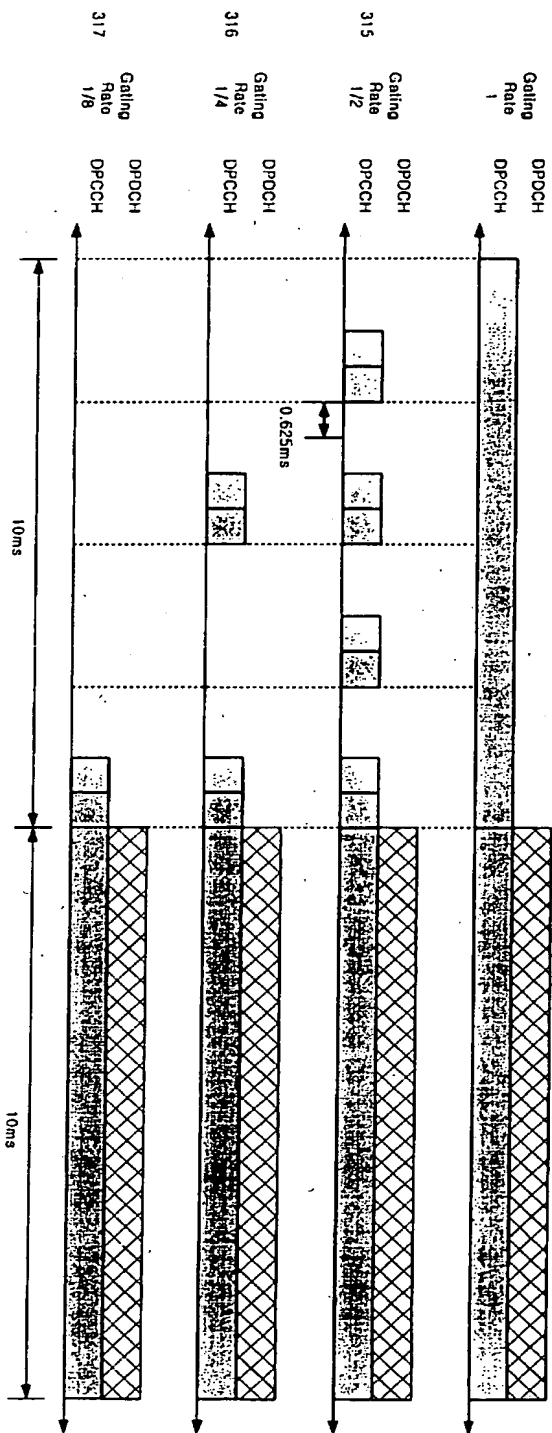
도면 99



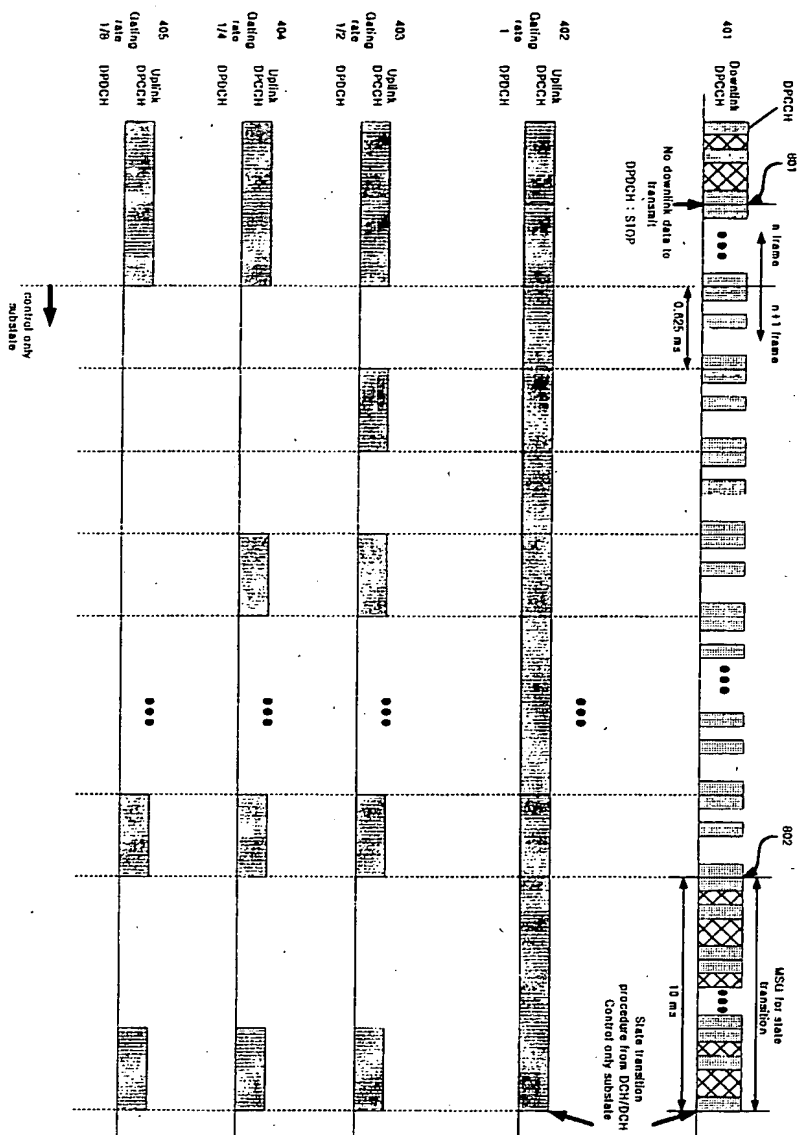
도면 7a



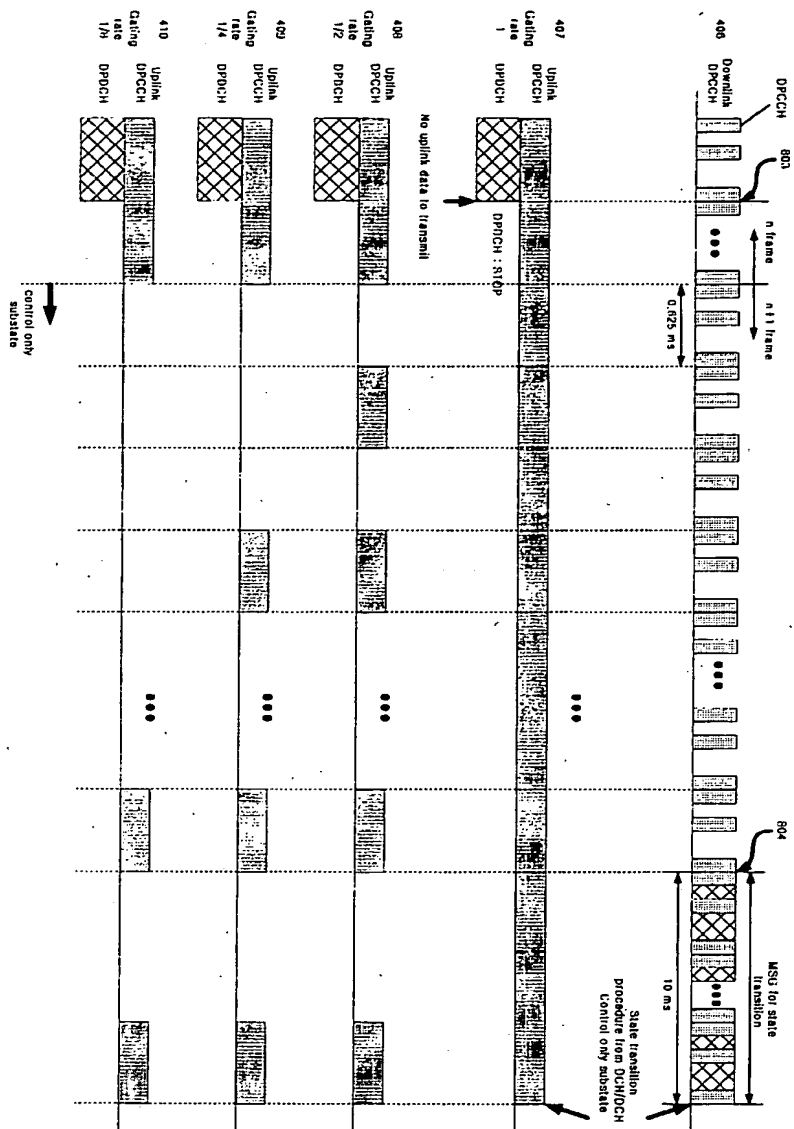
도면 7b



도면 8a

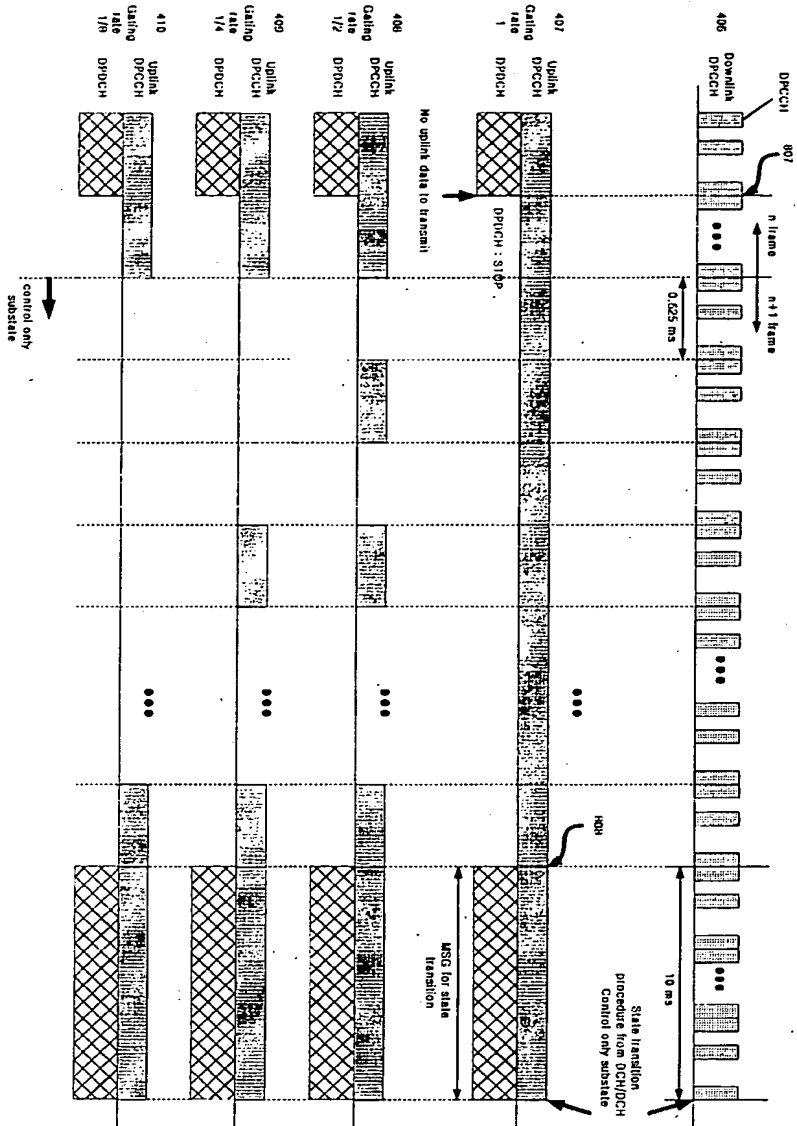


도면 8b

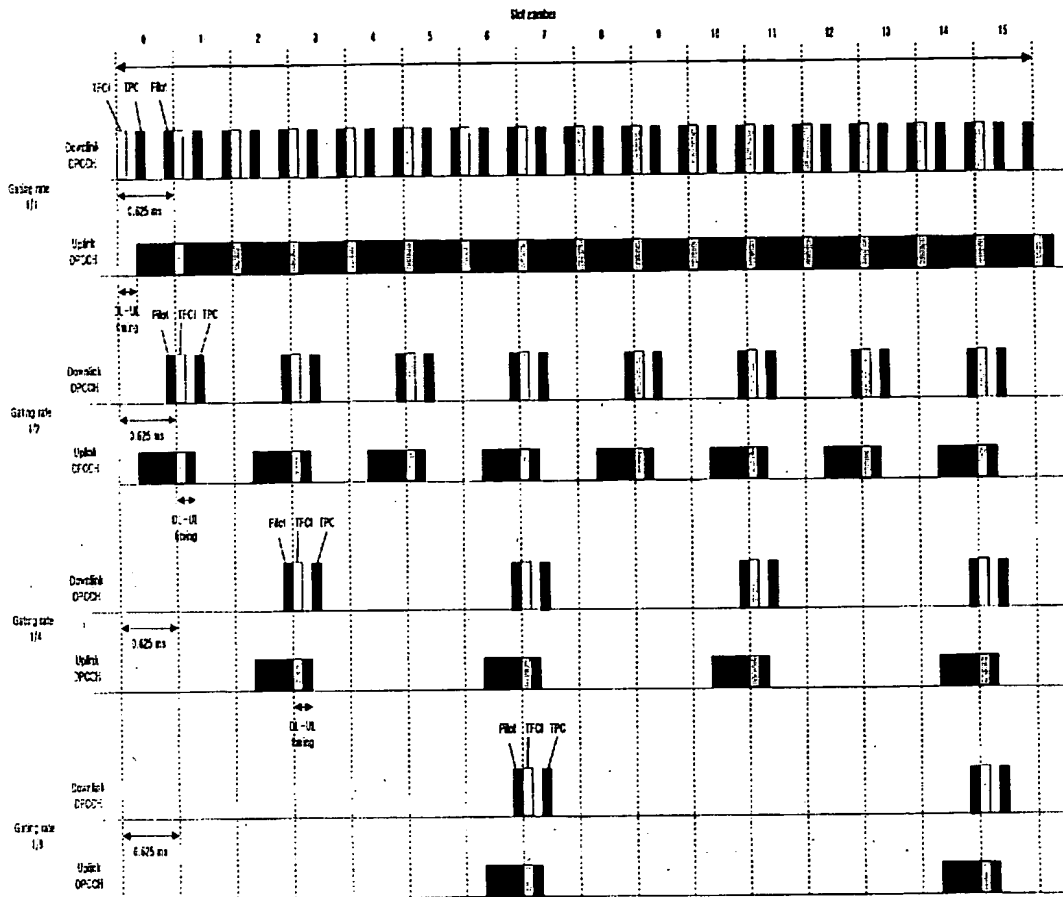


도면 8c

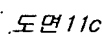


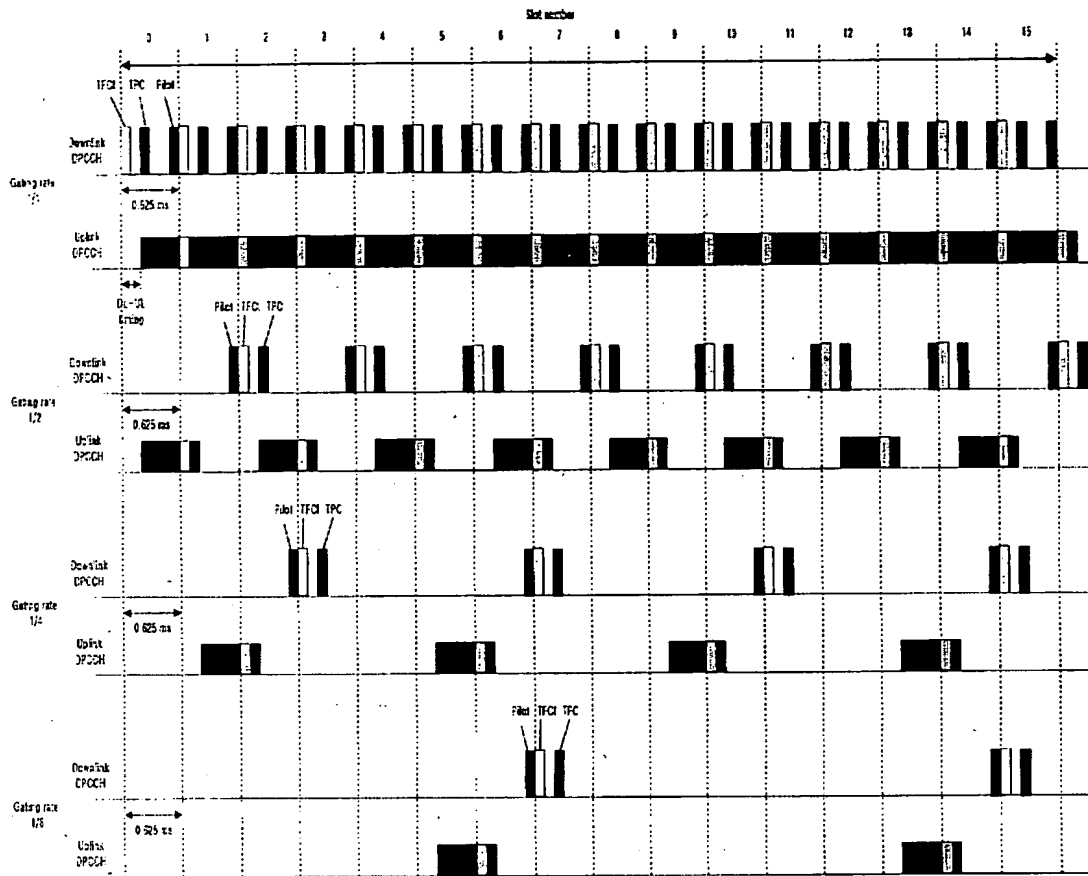


도면 9a

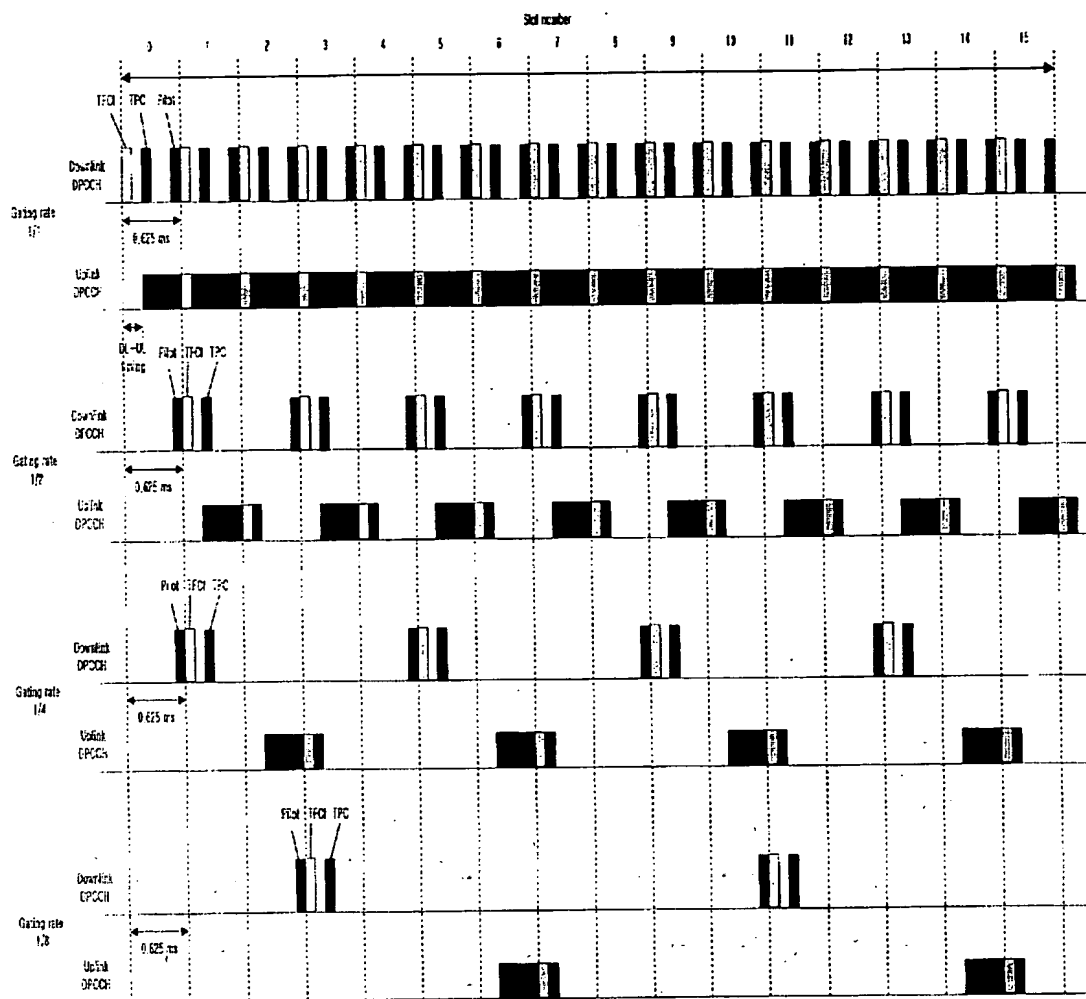


도면 11b

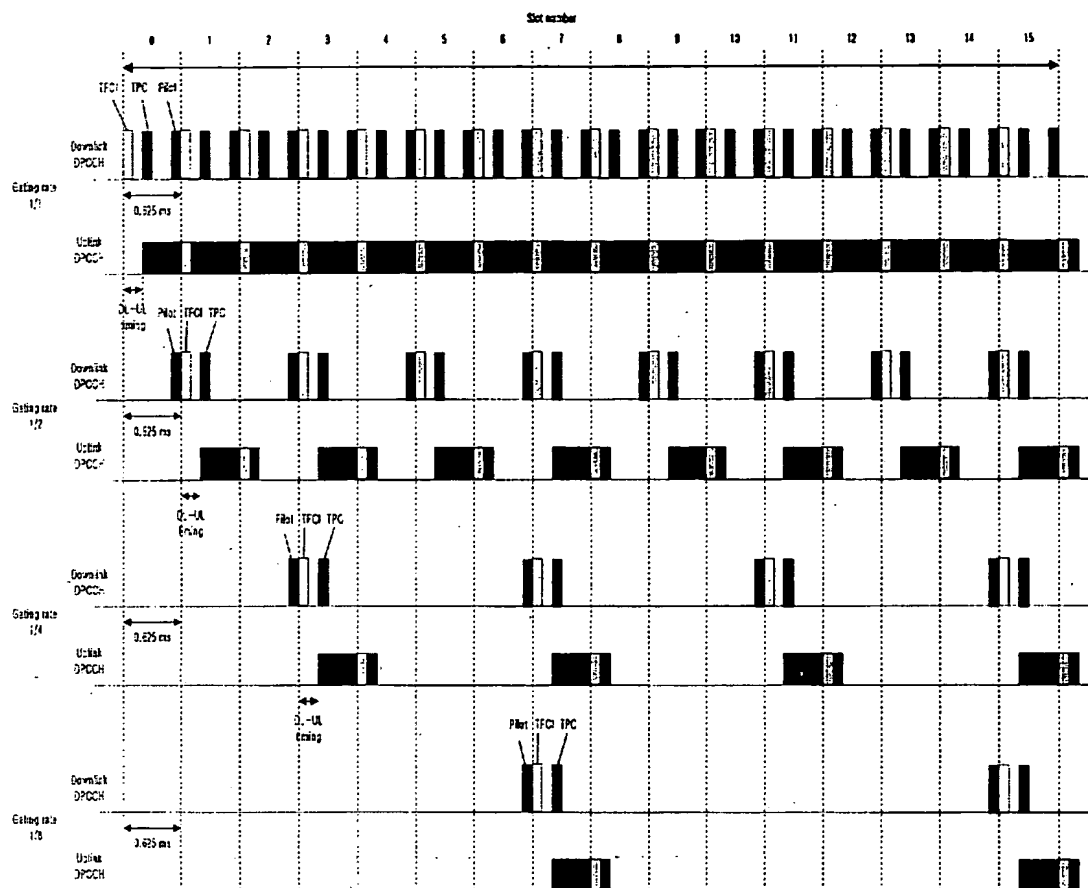




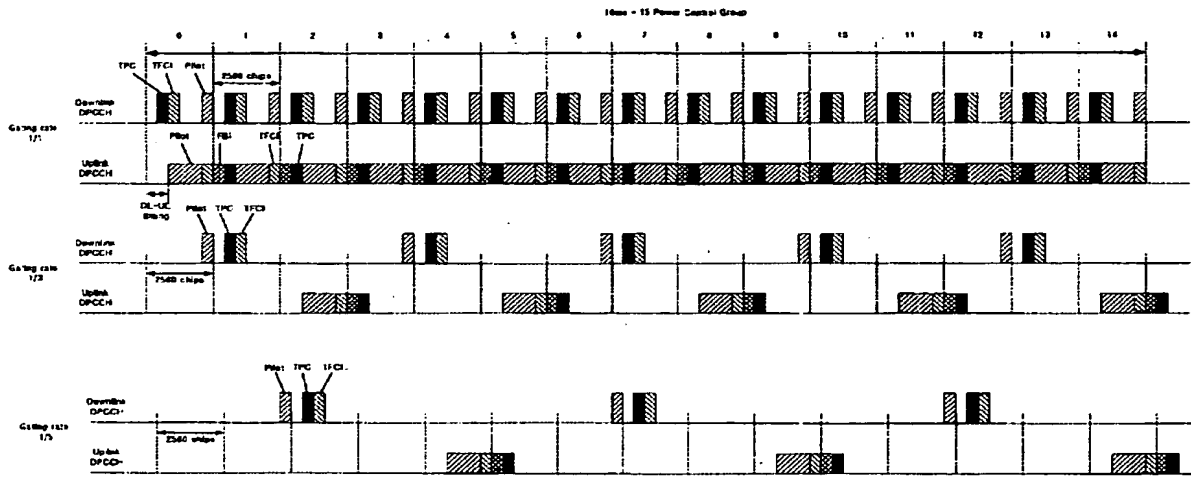
도면 11d



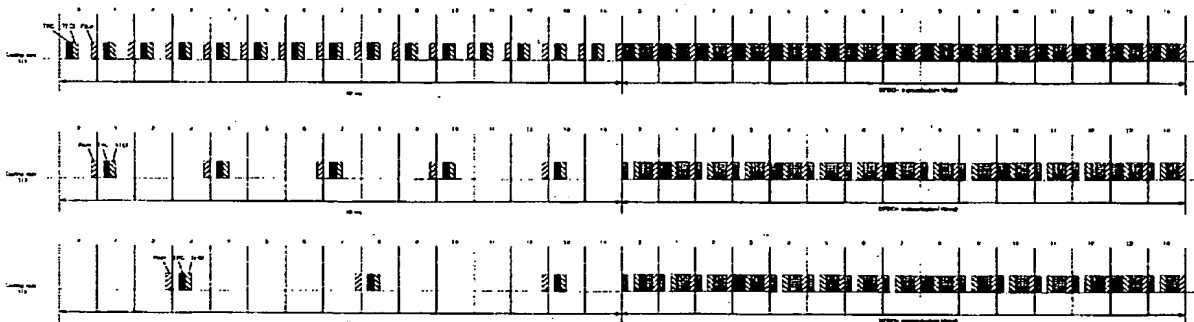
도면 11e



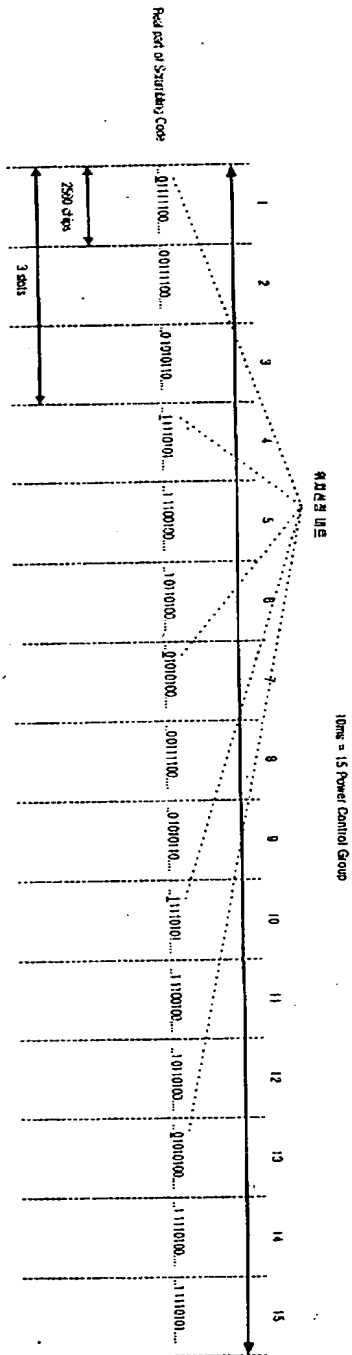
도면 12a



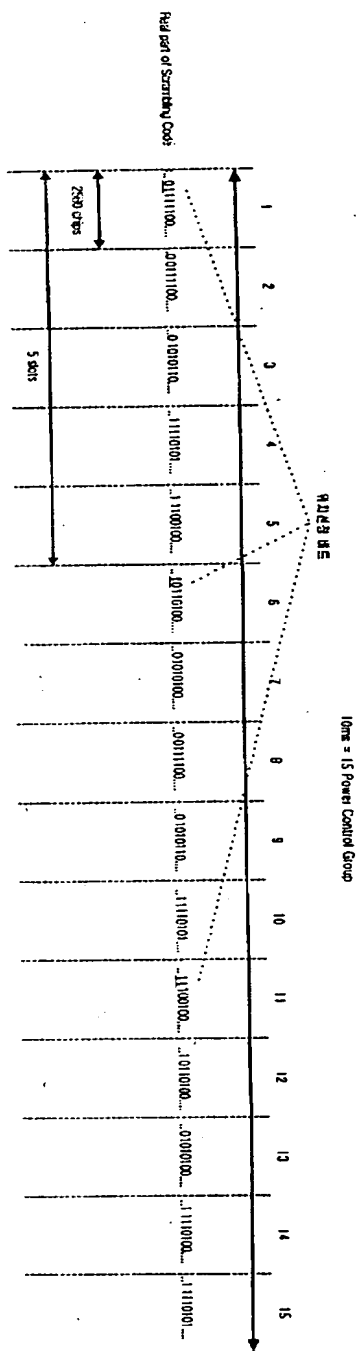
도면 12d



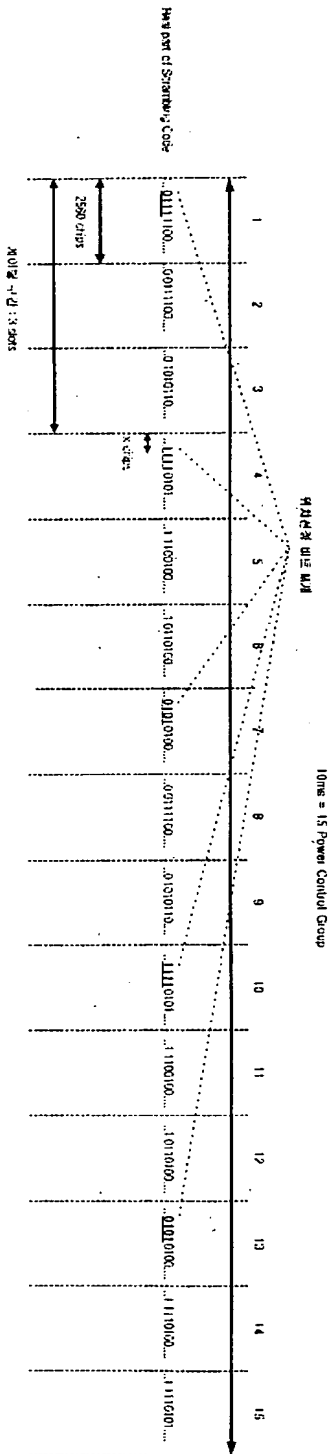
도면 13a



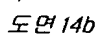
도면 13b

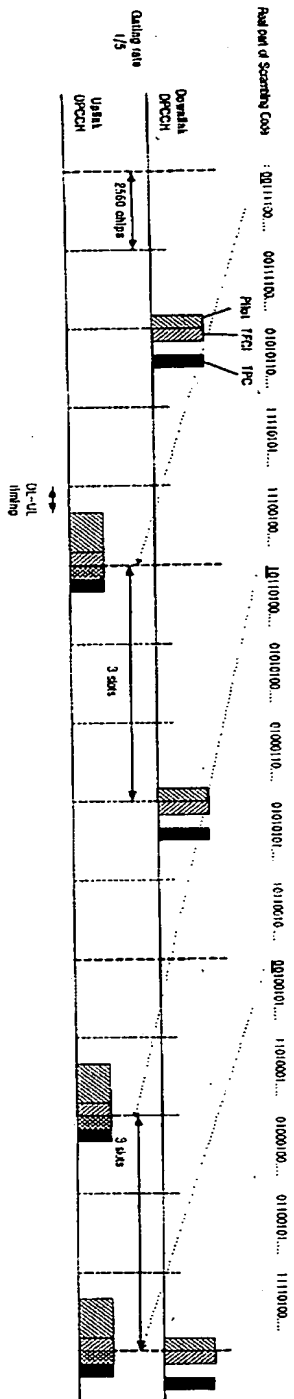


도면 13c

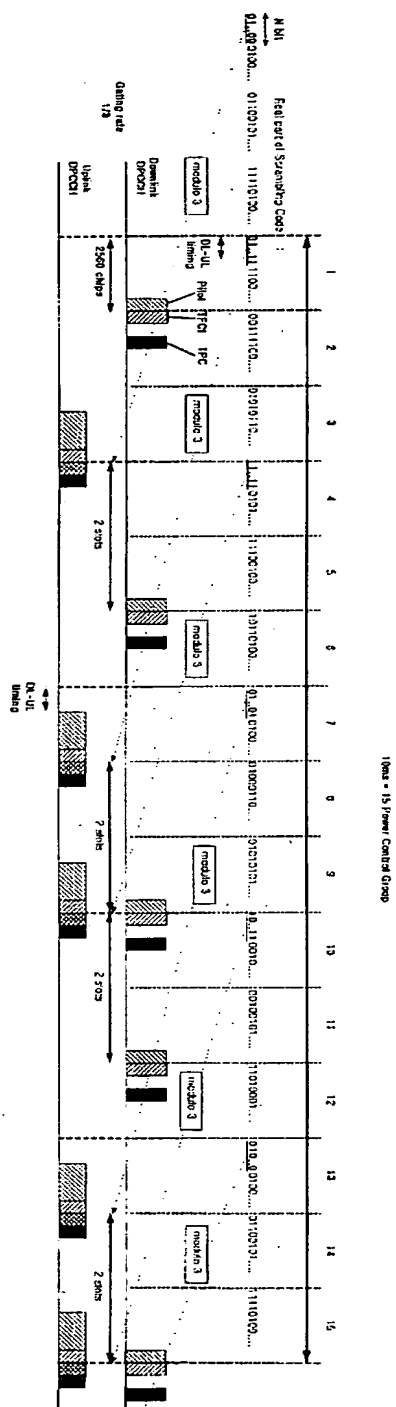


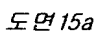
도면 13d

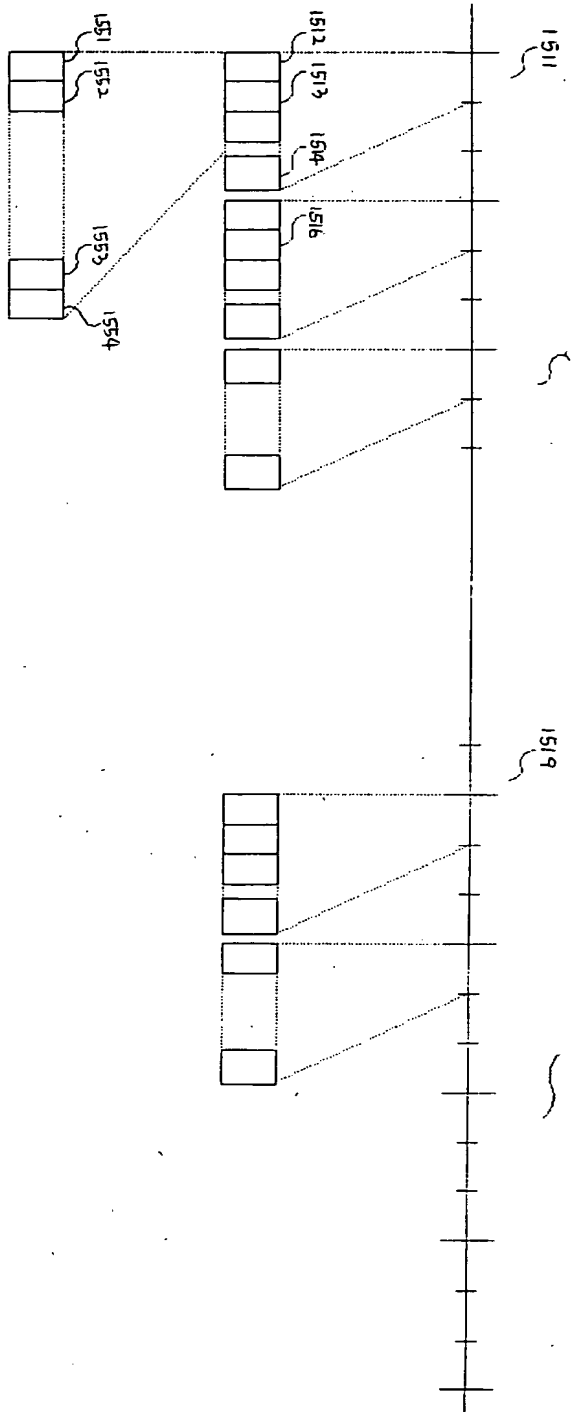




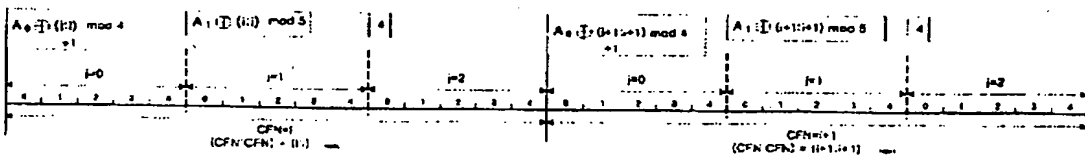
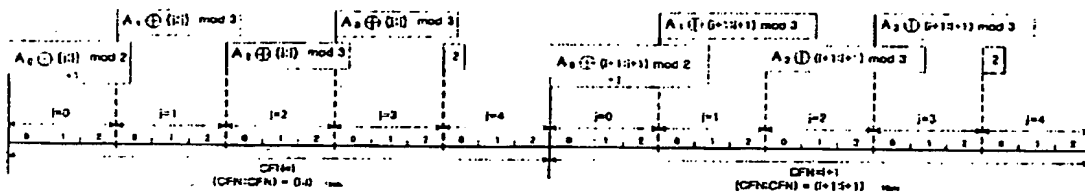
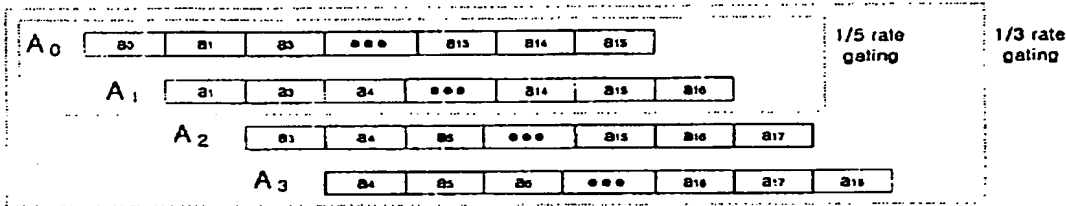
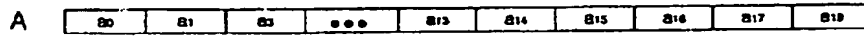
도면 14c



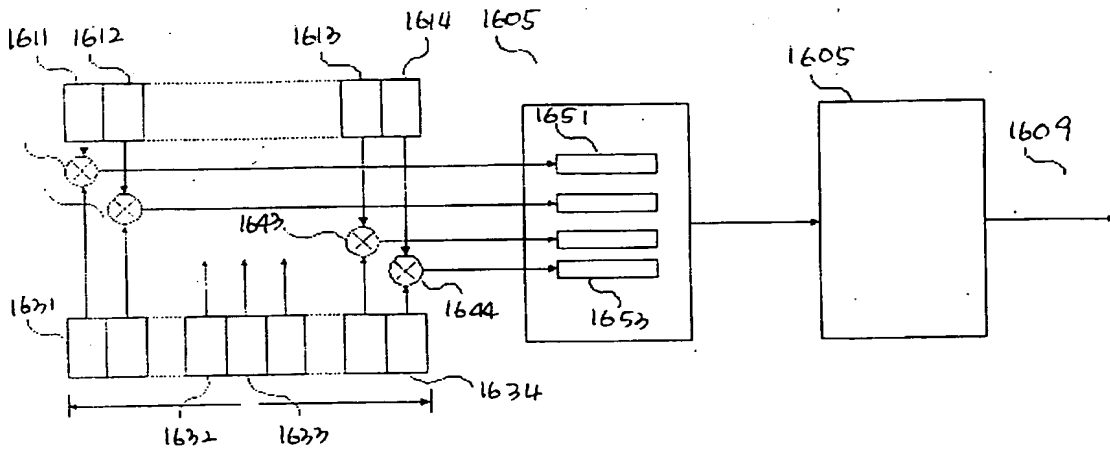




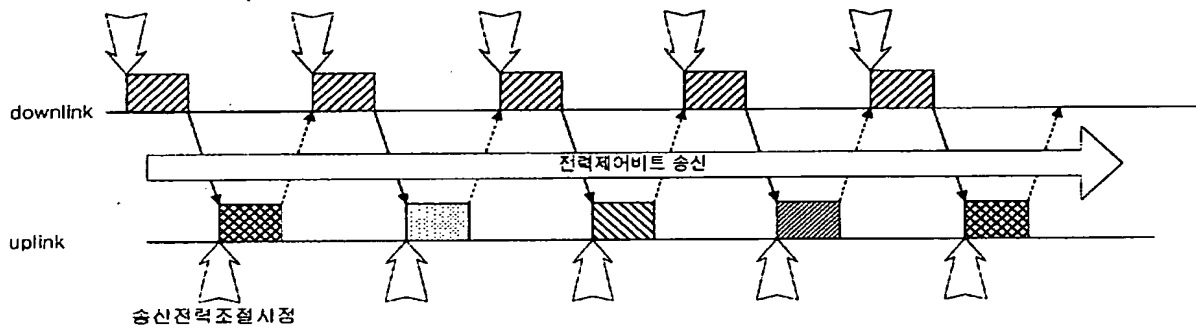
도면 15b



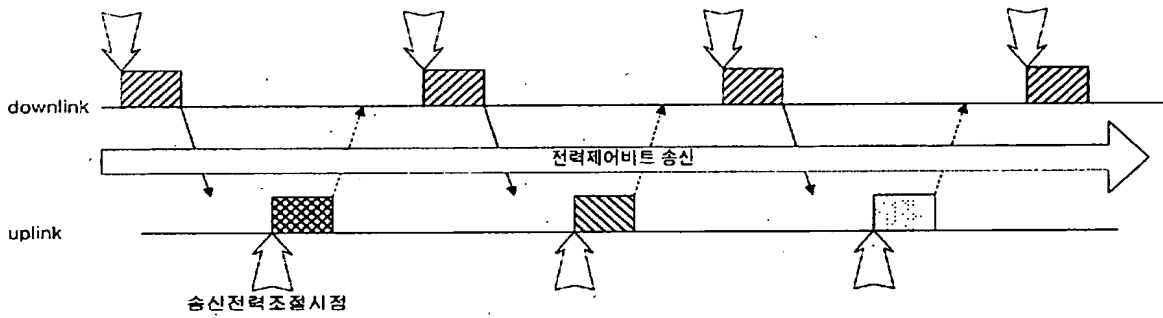
도면 16



도면 17a



도면 17b



도면 18a

